

(12)特許協力条約に基づいて公開された国際出願

(19)世界知的所有権機関  
国際事務局



(43)国際公開日  
2003年1月23日 (23.01.2003)

PCT

(10)国際公開番号  
WO 03/007390 A1

(51)国際特許分類:

H01L 33/00

(72)発明者; および

(21)国際出願番号:

PCT/JP02/07087

(75)発明者/出願人(米国についてのみ): 山田 元量 (YAMADA,Motokazu) [JP/JP]; 〒774-8601 徳島県 阿南市 上中町岡 4 9 1 番地 1 0 0 日亞化学工業株式会社内 Tokushima (JP). 園部 真也 (SONOBE,Shinya) [JP/JP]; 〒774-8601 徳島県 阿南市 上中町岡 4 9 1 番地 1 0 0 日亞化学工業株式会社内 Tokushima (JP). 佐野 雅彦 (SANO,Masahiko) [JP/JP]; 〒774-8601 徳島県 阿南市 上中町岡 4 9 1 番地 1 0 0 日亞化学工業株式会社内 Tokushima (JP).

(22)国際出願日:

2002年7月12日 (12.07.2002)

(25)国際出願の言語:

日本語

(26)国際公開の言語:

日本語

(30)優先権データ:

特願2001-212887 2001年7月12日 (12.07.2001) JP

(74)代理人: 石井 久夫, 外 (ISHII,Hisao et al.); 〒540-0001 大阪府 大阪市中央区 城見 1 丁目 3 番 7 号 1 M P ビル 青山特許事務所 Osaka (JP).

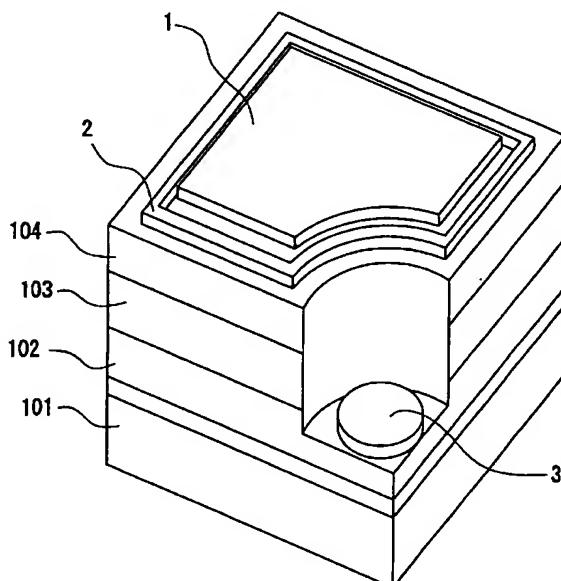
(71)出願人(米国を除く全ての指定国について): 日亞化学工業株式会社 (NICHIA CORPORATION) [JP/JP]; 〒774-8601 徳島県 阿南市 上中町岡 4 9 1 番地 1 0 0 Tokushima (JP).

(81)指定国(国内): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KR, KZ, LC, LK, LR, LS, LT,

[統葉有]

(54)Title: SEMICONDUCTOR DEVICE

(54)発明の名称: 半導体素子



WO 03/007390 A1

(57)Abstract: A semiconductor device comprising a laminate of a GaN semiconductor of at least n-type conductivity and a GaN semiconductor of p-type conductivity which overlies the substrate with electrodes over the surface of the GaN semiconductor layer of n-type conductivity and the surface of the GaN semiconductor layer of p-type conductivity has an at least silver-containing first electrode and a silver-free second electrode surrounding the periphery of the first electrode. The first electrode has an opening which exposes the GaN semiconductor layer of p-type conductivity inside the outer shell of the first electrode. This constitution realizes a semiconductor device with a high optical utilization factor and a high reliability.

[統葉有]



LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NO, NZ,  
OM, PH, PL, PT, RO, RU, SD, SE, SG, SI, SK, SL, TJ, TM,  
TN, TR, TT, TZ, UA, UG, US, UZ, VN, YU, ZA, ZM, ZW.

許 (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR,  
NE, SN, TD, TG).

- (84) 指定国(広域): ARIPO 特許 (GH, GM, KE, LS, MW,  
MZ, SD, SL, SZ, TZ, UG, ZM, ZW), ヨーラシア特許  
(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ  
特許 (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR,  
GB, GR, IE, IT, LU, MC, NL, PT, SE, SK, TR), OAPI 特

添付公開書類:  
— 國際調査報告書

2文字コード及び他の略語については、定期発行される  
各PCTガゼットの巻頭に掲載されている「コードと略語  
のガイドスノート」を参照。

---

(57) 要約:

基板上に少なくともn型導電性を有するGaN系半導体とp型導電性を有する  
GaN系半導体とが積層されて、n型導電性を有するGaN系半導体層の表面お  
よびp型導電性を有するGaN系半導体層の表面には電極が形成されてなる半導  
体素子において、p型導電性を有するGaN系半導体層の表面に、少なくとも銀  
を有する第1の電極と、第1の電極の周囲を囲むように銀を有しない第2の電極  
とを形成する。さらに第1の電極は、第1の電極の外郭より内側において、p型  
導電性を有するGaN系半導体層が露出された開口部を有する。

こうした構成によって、光利用効率が高く、高い信頼性を有する半導体素子を  
実現できる。

## 明細書

## 半導体素子

## 5 技術分野

本発明は、正負一対の電極が形成されて発光素子または受光素子となる半導体素子に関し、とくに  $A1_xIn_yGa_{1-x-y}N$  ( $0 \leq x, 0 \leq y, x + y < 1$ ) からなる発光素子に関する。

## 背景技術

10 今日我々が生活するなかで信号機、駅や空港の行き先案内板、ビルの外壁に設置される大型ディスプレイさらには、携帯電話のバックライト光源など、発光素子を見かけないことはないと言っても過言ではない。このように半導体が積層されてなる発光素子や発光素子を応用した受光素子は欠かせないものになってきており、これらに求められる特性向上のニーズはとどまるところを知らない。

15 なかでも青色発光素子は他の3原色となる赤、緑から遅れて開発されたもので、特性の向上やそれぞれの目的に適応した青色発光素子を求める声は最も強い。

この青色発光素子としては、ガリウムを含む窒化物半導体素子（以下、GaN系半導体素子とする）が最も多く使われている。このGaN系半導体素子の構造としては、基本的に、サファイア基板上にGaNよりなるバッファ層と、SiドープGaNよりなるn側コンタクト層と、単一量子井戸構造、もしくは多重量子井戸構造のInGaN層を包含する活性層と、MgドープAlGaNよりなるp側クラッド層と、MgドープGaNよりなるp側コンタクト層とが順に積層され、さらにp側コンタクト層の一部がエッチングされて露出したn側コンタクト層の表面にはチタン／アルミニウムからなるn電極が、p側コンタクト層の残りの表面にニッケル／金からなるp電極が形成されており、20mAにおいて、発光波長450nmで5mW、外部量子効率9.1%と非常に優れた特性を示す。

図12は従来のGaN系半導体素子の一例を示す斜視図であり、図13はその上面から見た平面図である。上記構造を有するGaN系半導体素子において、基板301の上に、順次、n側コンタクト層やn側クラッド層などを含むn導電型

の半導体層302、活性層303、p側クラッド層やp側コンタクト層などを含むp導電型の半導体層304が積層され、p電極306はp側コンタクト層の表面にニッケル／金を積層して構成される。このp電極306はp側コンタクト層の表面のほぼ全面に形成する。n電極307は、n導電型の半導体層302と電気接続が得られるように設けられる。  
5

GaN系半導体はp型となる不純物をドープしない限り、n型を示す。p-n接合を有するGaN系半導体素子を実現するにはp型を示すGaN系半導体が必要である。

例えば、MgをドープしたGaNを成膜した後、さらにアニーリングや電子線照射等の手法を用いることで、p型GaNを得ることができる。しかし、特別な手法を適用しなければ容易にp型にできないことからも明らかのように、GaN系半導体はp型になりにくく、すなわちp型を示すGaN系半導体はn型を示すGaN系半導体と比べて抵抗率が高くなる傾向がある。このp型を示すGaN系半導体層が高抵抗である場合、発光素子に流れる電流はp型半導体層中では広がりにくく、キャリア再結合による発光に偏りが生じ、発光が面内で不均一になってしまう。その対策として、p電極をp側コンタクト層の全面に形成し、p型半導体層全面で均一に電流が流れるようにし、発光の不均一をなくしている。  
10  
15

またニッケル／金は200オングストロームで透光性を有し且つ、p型を示すGaN系半導体素子と良好なオーム接觸を示すので、p電極材料として好ましく用いられている。  
20

しかしながら、金は約550nmより短波長の光を吸収する性質があるため、p電極材料として金を用いた場合、p電極下部で発光する光を吸収するようになり、素子内部で発光した光が外部に効率よく放出されなくなる。

#### 発明の開示

本発明の目的は、光利用効率が高く、高い信頼性を有する半導体素子を提供することである。  
25

本発明は、次のような構成を有する。

(1) 基板上に少なくとも第1導電型の半導体層と第1導電型と異なる第2導電型からなる半導体層が順に積層されて、第2導電型の半導体層の表面には電極

が形成されてなる半導体素子において、

該第2導電型の半導体層の表面には、少なくとも銀を含有する第1の電極と、銀を含有しない第2の電極がそれぞれ形成されてなる半導体素子。

(2) 第1の電極は、銀、銀ニッケル合金、銀パラジウム合金、銀ロジウム合金または銀白金合金からなる層を有する(1)に記載の半導体素子。

(3) 第2の電極は、第2導電型の半導体層の表面において、第1の電極の周囲を囲むように形成されている(1)または(2)に記載の半導体素子。

(4) 第1の電極と第2導電型の半導体層との接触部における電位障壁は、第2の電極と第2導電型の半導体層との接触部における電位障壁より小さい(1)～(3)のいずれかに記載の半導体素子。

(5) 第1の電極と第2導電型の半導体層との接触部におけるオーム特性は、第2の電極と第2導電型の半導体層との接触部におけるオーム特性より良好である(1)～(3)のいずれかに記載の半導体素子。

(6) 第1の電極は、ロジウム、パラジウム、ニッケルおよび白金のうち少なくとも1つを含有する(1)～(5)のいずれかに記載の半導体素子。

(7) 第2の電極は、第1の電極と同電位、または第1の電極より高い電位に設定される(1)～(6)のいずれかに記載の半導体素子。

(8) 第2の電極は、第2導電型の半導体層の表面において、第1の電極と部分的に接触している(7)に記載の半導体素子。

(9) 外部取り出し用のパッド電極が、第1の電極および第2の電極の両方に接触するように形成されている(8)に記載の半導体素子。

(10) 第2導電型の半導体層表面は、第1の電極を形成する領域と第2の電極を形成する領域との間に、電極を形成しない電極非形成領域を有する(1)～(9)のいずれかに記載の半導体素子。

(11) 電極非形成領域は、第1の電極と第2の電極との最短距離が0.5μm以上となるように設けられる(10)に記載の半導体素子。

(12) 第1の電極は、第1の電極の外郭より内側において、第2導電型の半導体層が露出した開口部を有する(1)～(11)のいずれかに記載の半導体素子。

(13) 半導体素子は発光素子であり、第2導電型の半導体層の表面における発光領域において、第1の電極の周縁部での発光強度が周縁部以外の発光領域よりも高い(1)～(12)のいずれかに記載の半導体素子。

5 (14) 第1の電極において、第2導電型の半導体層が露出した複数の開口部の総面積S<sub>a</sub>と、第2導電型の半導体層が露出していない非開口部の面積S<sub>b</sub>とを合計した値をSとし、各開口部の内周長の総和をLとして、 $L/S \geq 0.024 \mu\text{m}/\mu\text{m}^2$ が成立する(12)または(13)に記載の半導体素子。

(15) 各開口部は、略同一形状または略同一面積を有する(14)に記載の半導体素子。

10 (16) 半導体層は、少なくともガリウムを含む窒化物半導体で形成されている(1)～(15)のいずれかに記載の半導体素子。

(17) 第2導電型の半導体層の部分エッチングによって第1導電型の半導体層が露出しており、第1導電型の半導体層の露出した表面に第3の電極が形成されている(1)～(16)のいずれかに記載の半導体素子。

15 (18) 第1導電型の半導体層はn型の半導体層であり、第2導電型の半導体層はp型の半導体層である(1)～(17)のいずれかに記載の半導体素子。

本発明に従えば、電極材料として銀を用いることによって、従来のように金を用いた場合と比べて、約550nmより短波長の光が吸収されなくなり、光利用効率を向上させることができる。

また、銀は抵抗率が低く、良好な導電性を示すため、電極の膜厚を薄くしても電極抵抗の増加を防止できる。そのため、電極膜厚の設計自由度が増加し、例えば電極を厚く形成することによって電極の光反射性を高めたり、あるいは電極を薄く形成することによって電極の光透過率を高めることができる。

25 また、銀はエレクトロマイグレーションを特に起こしやすい材料として知られており、p電極材料およびn電極材料のいずれかに銀を用いた半導体素子を通電すると、一方の電極中に存在していた銀が素子側面を通って他方の電極に向かつて移動するようになり、銀の析出によって短絡の原因となってしまう。

そこで、一方の電極形成面に銀を含有する第1の電極を形成すると共に、銀を

含有しない第2の電極を設けることによって、銀のエレクトロマイグレーションが発生しても、第2の電極の存在によって短絡を防止できるようになり、信頼性の高い半導体素子を得ることができる。

また、第1の電極は、第1の電極の外郭より内側において、第2導電型の半導体層が露出された開口部を有することによって、 $V_f$  (順方向駆動電圧) が低下した素子を得ることができる。  
5

#### 図面の簡単な説明

- 図1は、本発明の一実施例に係る半導体素子の斜視図である。  
10 図2は、本発明の一実施例に係る半導体素子を上面から見た平面図である。  
図3は、本発明の他の実施例に係る半導体素子を上面から見た平面図である。  
図4は、本発明の他の実施例に係る半導体素子を上面から見た平面図である。  
図5は、本発明の他の実施例に係る半導体素子を上面から見た平面図である。  
図6は、本発明の他の実施例に係る半導体素子を上面から見た平面図である。  
15 図7は、本発明の他の実施例に係る半導体素子を上面から見た平面図である。  
図8Aは本発明の他の実施例を示す平面図で、図8Bはその断面図である。  
図9A、図9Bは本発明の他の実施例をそれぞれ示す平面図である。  
図10は、開口率が同じで、開口部5の内周長を変化させたときの電力変換効率を示すグラフである。  
20 図11Aは電極端面角度θが90°である場合を示す部分断面図であり、図  
11Bは電極端面角度θが90°未満である場合を示す部分断面図である。  
図12は、従来の半導体素子の斜視図である（比較例）。  
図13は、従来の半導体素子を上面から見た平面図である（比較例）。  
25

#### 発明を実施するための最良の形態

次に、本発明の実施形態について詳細に説明する。

本発明において、第2導電型の半導体層に形成する第1の電極は、少なくとも銀を含んでいればよく、銀の単層、または銀と他の金属とが順に積層された層、または銀と他の金属とが積層されアニーリング処理されて合金化された層を用い

る。合金化された層としては、例えば銀（A g）にニッケル（N i）、パラジウム（P d）、ロジウム（R h）または白金（P t）が1～30%添加された合金などを用いることができる。N i、P dは、p型GaN等のGaN系半導体とのオーム接觸が容易に得られる点で好ましく、より好ましくはN iを用いる。

5 また、第1の電極に用いる金属としては、A g、N i、P d以外に、C o、F e、T i、C u、R h、A u、R u、W、M o、T a、P t等があるが、光の吸収が多い材料を含まないことが好ましい。

10 電極膜厚に関して、第1の電極を厚く形成すると、素子内部で発生した光は第1の電極で反射して、半導体層積層側に効率よく光を戻すことができ、素子側面からの光放出効率が向上する。逆に、第1の電極を薄く形成すると、第1の電極は透光性を有するようになり、発光素子の場合、素子内部で発生した光が効率よく外部に放出され、受光素子の場合、外部から到来する光が効率よく素子内部に入射する。

15 銀は抵抗率が $1.59 \times 10^{-6}$ （Ω cm）と他の金属材料と比べても低いので、第1の電極の膜厚を薄く形成しても、第1の電極の抵抗が急激に高くなることはなく、薄く形成する場合でも扱いやすい。

下記の（表1）は、第1の電極の材料を変更した場合、半導体発光素子のV<sub>f</sub>（順方向駆動電圧）と、光出力およびその相対値を示す。なお、各測定値は、10個の素子について測定した平均値である。

20 (表1)

電極材料	V <sub>f</sub> (ボルト)	光出力 (mW)	光出力相対値
C u 4. 7 0	8. 8 4	1. 0 7 8	
P d 4. 7 7	8. 6 9	1. 0 5 9	
A g 4. 3 7 1 4. 2 7		1. 7 4 0	
N i / A u	3. 6 8	8. 2 0	1. 0 0 0

この結果から、第1の電極を銀で形成した場合、C uやP dよりもV<sub>f</sub>を下げることができ、N i/A uよりも光出力が格段に増加することが判る。

第2導電型の半導体層には、銀を有しない第2の電極が形成されている。第2の電極の材料としては、エレクトロマイグレーションが発生しにくい金属を用い、

単層、または複数の金属が積層された層、または複数の金属が積層されてアニーリングにより合金化された層を用いることができる。第2の電極は、金などの光の吸収の多い材料を含んでもよいが、こうした材料を含まないことで、第2導電型の半導体層の表面全面で光吸收の少ない半導体素子を実現できる。

5 電極膜厚に関して、第1の電極と同様に、第2の電極を厚く形成すると、半導体層積層側にさらに効率よく光を戻すことができ、素子側面からの光放出効率が向上する。逆に、第2の電極を薄く形成すると、第1の電極は透光性を有するようになり、発光素子の場合、素子内部で発生した光が効率よく外部に放出され、受光素子の場合、外部から到来する光が効率よく素子内部に入射する。

10 また本発明において、第2の電極は、第2導電型の半導体層の表面において第1の電極の周囲を囲むように形成されていることが好ましい。こうした第2の電極を形成することによって、素子を通電した場合、エレクトロマイグレーション等による銀原子の移動を阻止できる。即ち、第1の電極に含まれる銀原子が、第1の電極から素子の側面を通して、第1導電型の半導体層もしくは基板に形成された他方の電極（例えば後述する第3の電極）に向かって移動しようとする場合、第2の電極の存在によって銀原子の移動が止まって、銀の再析出などに起因した素子の短絡や絶縁抵抗の低下を防ぐことができる。

15 また本発明において、第1の電極と第2導電型の半導体層との接触部における電位障壁は、第2の電極と第2導電型の半導体層との接触部における電位障壁より小さいことが好ましい。これにより半導体素子を通電した場合、第2の電極からよりも第1の電極から第2導電型の半導体層へ電流が流れやすくなり、例えば発光素子の場合、第1の電極からの注入キャリアによる発光が強くなり、光利用効率が向上する。逆に、第2の電極と第2導電型の半導体層との接触部における電位障壁が小さいと、エレクトロマイグレーション防止用の第2の電極の方に電流が流れやすくなり、光利用効率が低下してしまう。

20 また本発明において、第1の電極と第2導電型の半導体層との接触部におけるオーム性は、第2の電極と第2導電型の半導体層との接触部におけるオーム性より良好であることが好ましい。これにより半導体素子を通電した場合、第2の電極からよりも第1の電極から第2導電型の半導体層へ電流が流れやすく

なり、例えば発光素子の場合、第1の電極からの注入キャリアによる発光が強くなり、光利用効率が向上する。逆に、第2の電極と第2導電型の半導体層との接觸部における電位障壁が小さいと、エレクトロマイグレーション防止用の第2の電極の方に電流が流れやすくなり、光利用効率が低下してしまう。

5 また本発明において、第1の電極は、ロジウム (R h)、パラジウム (P d)、ニッケル (N i) および白金 (P t) のうち少なくとも1つを含有することが好ましい。これにより第1の電極は、熱的に安定し、光吸収が少なくなり、GaN 系半導体とのオーミック接觸が容易に得られる。

10 また本発明において、第2の電極は、第1の電極と同電位、または第1の電極より高い電位に設定されることが好ましい。これにより第1の電極と第2の電極との間で電位差がなくなり、あるいは第2の電極から第1の電極へ下る電位勾配が形成される。その結果、第1の電極に含まれる銀原子の移動が抑制され、エレクトロマイグレーションの発生を防止できる。

15 また本発明において、第2の電極は、第2導電型の半導体層の表面において、第1の電極と部分的に接觸していることが好ましい。第2の電極の一部が第1の電極に接するように形成されることで、第1の電極と第2の電極を容易に同電位とすることができます、エレクトロマイグレーションの発生を抑制できる。第2の電極の一部が第1の電極と接する態様として、第2の電極と第1の電極とが導通していればよく、例えば数nm程度の幅の第2の電極が第1の電極に棒状に伸びて第1の電極に接して形成されていてもよく、あるいは第1の電極が第2の電極に棒状に伸びて第2の電極に接して形成されていてもよく、さらには第1の電極および第2の電極とは別個の導電性材料が第1の電極および第2の電極の両方に接して形成されていてもよい。こうした導通部は小さい面積であるほど光の取り出し面を大きくすることができる。このように第2の電極と第1の電極とが導通している部分を導通部とすると、この導通部はできるだけ面積が小さいことが好ましい。より好ましくは、第1の電極と第2の電極との間の非電極形成領域における最短距離よりも短い幅を有する導通部を形成する。

また、第2の電極と第1の電極との導通部は、第1の電極の上に第2の電極が覆いかぶさって形成されていてもよく、第2の電極が第1の電極に覆いかぶさつ

て形成されていてもよい。

また、第2の電極の一部が第1の電極と接する別の態様として、上述のような導通部を意図的に形成しなくてもよく、銀を有する第1の電極と第2の電極との間に電圧を印加して、銀のエレクトロマイグレーションを発生させることによつて、第1の電極と第2の電極との間が短絡して導通するようになり、その結果、両方の電極は同電位となる。仮にエレクトロマイグレーションによる導通部分がいずれ断線したとしても、続いて別の場所でエレクトロマイグレーションが起こるので、継続的な導通を維持でき、実質上、第1の電極が第2の電極と同電位となる。

また本発明において、外部取り出し用のパッド電極が、第1の電極および第2の電極の両方に接触するように形成されていることが好ましい。第2導電型の半導体層の表面に、ボンディングパッド等のパッド電極を形成する場合、ボンディングパッドは第1の電極または第2の電極のいずれか一部に接して形成されていればよく、第1の電極上のみに形成してもよく、第2の電極上のみに形成してもよく、また第1または第2の電極から延伸して形成し、第1および第2の電極から離れた位置でワイヤ等とボンディングしてもよい。好ましくは第1の電極および第2の電極それぞれの一部に渡って、第1および第2の電極上に設けてもよく、それぞれの一部に渡って形成することで、容易に第1の電極と第2の電極とを同電位にすることができる。

なお、ボンディングパッドは、ワイヤ等と実装するための電極であるので、実装時に半導体素子を傷めないように形成するためにはある程度の膜厚が必要であり、第1の電極および第2の電極と比較して膜厚は厚く形成される。ここで、発光素子の場合、第2導電型の半導体層側から光を取り出す場合には、ボンディングパッド部からは光は外部に放出されないので、ボンディングパッドを第1の電極と第2の電極とに渡って形成する場合は、ボンディングパッドはできるだけ小さく形成することが必要である。

本発明の半導体素子は、第2導電型の半導体層および第1導電型の半導体層の露出部、および半導体層が積層された素子の側面に連続してSiO<sub>2</sub>、SiN等の電気絶縁性を有する膜を形成してもよい。この絶縁性を有する膜を形成するこ

とで、素子が保護され信頼性の高い半導体素子が得られる。特に、この絶縁性を有する膜は第2導電型の半導体層の表面の電極非形成部に設けることが好ましく、これにより第1の電極の銀のエレクトロマイグレーションの発生を抑えることができる。

5 また、素子の保護を目的として、銀を含有する第1の電極および第2の電極の上にも  $\text{SiO}_2$ ,  $\text{SiN}$  等の電気絶縁性膜を形成することが好ましい。この場合、素子の温度上昇によって、銀の酸化物が生ずると、第1の電極の光反射特性が低下する傾向があることから、酸素を含まない材料、例えば  $\text{SiN}$  で電気絶縁性膜を形成することが好ましい。

10 また、ボンディングパッド等のパッド電極を形成する場合、ボンディングパッドと第2導電型の半導体層との間に絶縁性を有する膜を設けることで、第1の電極および第2の電極と電極非形成部との段差を小さくすることができ、その上に形成するボンディングパッドが平坦な面となり実装しやすくなるので好ましい。

15 また本発明において、第2導電型の半導体層表面は、第1の電極を形成する領域と第2の電極を形成する領域との間に、電極を形成しない電極非形成領域を有することが好ましい。この電極非形成領域は、第1の電極と第2の電極との最短距離が  $0.5 \mu\text{m}$  以上となるように設けられることが好ましい。

20 第1の電極は少なくとも銀を有する材料からなるが、銀は  $340\text{ nm}$  程度から長波長の光を反射しやすい性質がある。例えば  $340\text{ nm}$  以上に発光のピークを有する発光素子の場合、第1の電極の下部で発光する光を反射してしまい、第2導電型の半導体層側からの光は外部に効率よく放出されない。そこで、第1の電極と第2の電極との間に非電極形成領域を設けることで、光は外部に効率よく放出されるようになる。このように非電極形成領域を設けると、発光した光は第1の電極と発光素子の電極を形成していないもう一方の表面（ステムなどにマウントされており、そのマウントされた面）との間で反射を繰り返し、その光の多くは最終的には電極非形成領域から外部に出ていくことになる。また、電極非形成領域を設けることで、第2の電極に用いる金属材料の選択に制限はなくなり、発光した光に対して吸収しやすい材料を用いても光の取り出し効率のよい発光素子を得ることができる。

また本発明において、第1の電極は、第1の電極の外郭より内側において、第2導電型の半導体層が露出した開口部を有することが好ましい。こうした開口部を設けることで、例えば340 nm以上に発光のピークを有する発光素子の場合、第1の電極の下部で発光する光は、第1の電極形成部で反射するが、開口部においては光を外部に放出する。また、発光した光は第1の電極と発光素子の電極を形成していないもう一方の表面（ステムなどにマウントされており、そのマウントされた面）との間で反射を繰り返した光も、その多くは最終的には開口部から外部に出ていくことになり、光の取り出し効率が向上する。

また本発明において、半導体素子は発光素子であり、第2導電型の半導体層の表面における発光領域において、第1の電極の周縁部での発光強度が周縁部以外の発光領域よりも高いことが好ましい。ここで、第1の電極の周縁部とは、第1の電極を形取る輪郭に相当し、開口部を形成する場合はその開口部の輪郭もすべて周縁部に含まれる。こうした開口部輪郭を含む第1の電極の周縁部では、強い発光を示す。これは、第1の電極の周縁部で局所的に高い電界が生じて、電極周縁部で最も電流が強く流れるからと考えられる。よって、この開口部は第1の電極に対する開口率を一定とした場合、第1の電極の周縁部の距離を長く形成する方が強い発光を示す部分が多くなり、また $V_f$ が下がる傾向にあり好ましく、具体的には第1の電極を形成後、円形の開口部を複数設ける場合、円の直径を小さくし、開口部となる円の個数を多数形成する程、 $V_f$ が下がる。

また本発明において、第1の電極において、第2導電型の半導体層が露出した複数の開口部の総面積 $S_a$ と、第2導電型の半導体層が露出していない非開口部の面積 $S_b$ とを合計した値を $S$ とし、各開口部の内周長の総和を $L$ として、 $L/S \geq 0.024 \mu m/\mu m^2$  が成立することが好ましい。これにより、第2導電型の半導体層の表面における発光領域において、光の取り出し効率が向上し、低い $V_f$ を示す半導体素子が得られる。

また本発明において、各開口部は、略同一形状または略同一面積を有することが好ましい。これにより、開口部の形成が容易になり、面内発光分布が均一になり、光の取り出し効率が向上する。

図15は、開口率が同じ、すなわち、開口部5の総面積は同じで、開口部5の

内周長を変化させたときの電力変換効率を示すグラフである。開口部5の総面積が同じであることで、第1の電極1とp型導電性を有する半導体層104との接觸面積も同じであるので、 $V_f$ および量子効率は同じと考えられる。しかし、内周長を変化させることで、電力変換効率は図15のグラフのように変化するのである。

このグラフより開口率は同じでも、開口部の内周長を変化させることで、さらに高出力とすることができますがわかる。そして、本発明では、 $L/S \geq 0.024 \mu m/\mu m^2$  を満たすような範囲とすることで、高出力の発光素子が得られる。 $L/S$ が $0.024 \mu m/\mu m^2$ より小さくなると、開口部5を設けた効果が少なくなるので好ましくない。また、上限は特に定めていないが、実質的には $1 \mu m/\mu m^2$ より大きくなると、開口部5の1つの大きさが小さくなり過ぎて実用的でなくなる。

上述のように、p型導電性を有する半導体層104側からの出力効率が、開口部5の総面積よりも開口部5の内周長によって大きく左右されるのは、電極と半導体層104との境界において特に強い発光が観測されるためであり、その境界を多くして、即ち内周長を長くすることで効率よく光を放出させることができる。境界をさらに多くするためには、開口部だけでなく、さらに、第1の電極1の最外周部を直線ではなく、屈折させた連続線によって半導体層104の端部に沿うように設けることで、第1の電極1と半導体層104との境界を多くすることができ、さらに出力を向上させることができる。

上記のような複数の開口部は、ほぼ同じ形状とるように形成することで、複数の開口部を効率よく形成しやすくなる。さらに、面内分布も均一になりやすく、ムラのない発光を得ることができる。形状としては、方形、円形、三角形など、種々の形状を用いることができる。開口部は、好ましくは方形であり、隣接する開口部と一定の距離間隔をあけて均一に分散させるように複数形成することで、均一な発光が得られ易くなる。また、各開口部の面積をほぼ同じになるように形成することで、開口部の形成位置によって好ましい形状を選択することができる。

開口部輪郭を含む第1の電極の周縁部の断面形状は、電極端面が垂直な矩形断面形状よりも電極端面が上向きに傾斜したメサ形状が好ましく、これにより電

極周縁部での発光強度が高くなり、全体として光の取り出し効率が向上する。

図 1 1 A は電極端面角度  $\theta$  が  $90^\circ$  である場合を示す部分断面図であり、図 1 1 B は電極端面角度  $\theta$  が  $90^\circ$  未満である場合を示す部分断面図である。電極端面が半導体層表面に対して垂直であると、電極周縁部から放射される光は、素子上方よりも側方へ偏向するようになる。一方、電極端面が半導体層表面に対して傾斜していると、電極周縁部から放射される光は素子上方に多く分布するようになる。その結果、電極周縁部での発光強度が高くなり、全体として光の取り出し効率が向上する。

半導体層表面に対する電極端面角度  $\theta$  は、 $30^\circ \leq \theta < 90^\circ$  の範囲が好ましい。角度  $\theta$  が  $30^\circ$  未満になると、電極スロープ部分での電気抵抗が高くなり、エッジ部分での発光強度が低下するようになることから、角度  $\theta$  は  $30^\circ$  以上が好ましい。

本発明の半導体素子は特にガリウムを含む窒化物半導体において顕著な効果を示す。ガリウムを含む窒化物半導体 (GaN系半導体) とは、 $\text{Al}_x\text{In}_y\text{Ga}_{1-x-y}\text{N}$  ( $0 \leq x, 0 \leq y, x + y < 1$ ) からなる半導体を意味し、ガリウムを含む窒化物半導体が半導体素子の一部を構成していればこれに含まれる。すなわち  $\text{Al}_x\text{In}_y\text{Ga}_{1-x-y}\text{N}$  ( $0 \leq x, 0 \leq y, x + y < 1$ ) の他の窒化物半導体層が、ホウ素を含んでいても、リンを含んでいてもこれに含まれる。特に GaN 系半導体は不純物をドープしない (アンドープの) 場合、導電型は n 型を示し、Mg などの p 型となる不純物をドープすることで p 型を示す。しかしながら p 型の GaN 系半導体は低抵抗化しにくく、n 型の GaN 系半導体と比べて抵抗率が高い。そのため GaN 系半導体に流れる電流は p 型半導体層中では広がりにくいので、p 電極を p 側コンタクト層の全面に形成し、p 型半導体層全面で均一に電流が流れるようにしている。したがって、銀を有する第 1 の電極と銀を有しない第 2 の電極を半導体層の表面に設け、それぞれの電極に種々の特徴を有する本発明の構成は、とくに GaN 系半導体で顕著な効果を示す。

ここで、第 1 の電極および第 2 の電極を形成する第 2 導電型の半導体層は p 型導電性を有するガリウムを含む窒化物半導体 (GaN 系半導体) であることが好ましく、さらに好ましくは Mg をドープした  $\text{Al}_m\text{Ga}_{1-m}\text{N}$  ( $0 \leq m < 1$ ) と

し、最も好ましくはMgをドープしたGaNとする。MgをドープしたAl<sub>m</sub>G<sub>1-m</sub>N ( $0 \leq m < 1$ ) はGaN系半導体のなかでも比較的結晶性よく形成でき、MgをドープしたAl<sub>m</sub>Ga<sub>1-m</sub>N ( $0 \leq m < 1$ ) の表面は平滑な面となり、第1の電極および第2の電極、さらにはパッド電極といった、本発明のような複雑な電極構造でも信頼性よく形成でき、とくにm=0のときの、MgをドープしたGaNはp型導電性を有するGaN系半導体のなかでも容易に低抵抗に形成できるため、電極とのオーム接觸が得られやすい。

また本発明において、第2導電型の半導体層の部分エッチングによって第1導電型の半導体層が露出しており、第1導電型の半導体層の露出した表面に第3の電極が形成されていることが好ましい。

本発明の半導体素子は2つの主面を有し、第2導電型の半導体層の表面を第1の主面とし、基板側を第2の主面とする場合、第1の主面上に第1の電極および第2の電極を形成し、第2の主面上に第3の電極を形成してもよい。SiC基板などの導電性を有する基板を用いた場合、基板に第1導電型の電極を形成することができる。しかしながら、本発明の半導体素子の第1導電型の半導体層の表面に形成する電極（以下、第3の電極と称することがある）は、第2導電型の半導体層の一部がエッチングされて露出する第1導電型の半導体層の表面に形成されてもよい。たとえばガリウムを含む窒化物半導体（GaN系半導体）は好ましくはサファイア基板などの絶縁性の基板上にGaN系半導体を成長させる。このような絶縁性の基板上に第1導電型の半導体層と第2導電型の半導体層を順に積層した半導体素子は、サファイア基板側から電極を取ることが困難であり、第1導電型の半導体層に形成する第3の電極は、第2導電型の半導体層の表面の一部をエッチングして第1導電型の半導体層の表面を露出して形成しなければならず、裏面から他方の電極を取ることができない。このような裏面から他方の電極を取ることができないように形成された半導体素子はとくに、銀を含む第1の電極を用いた場合、銀が第1の電極から第3の電極に向かって、エレクトロマイグレーションを起こしやすく、その場合本発明の構成とすることで、顕著に本発明の効果が発揮される。ここで第3の電極は第1導電型の半導体層と良好なオーム接觸が得られる材料であればよい。

本発明の半導体素子は、第1導電型の半導体層をn型の半導体層とし、第2導電型の半導体層をp型の半導体層とすることが好ましい。前述のように、GaN系半導体は不純物をドープしない（アンドープの）場合、導電型はn型を示し、Mgなどのp型となる不純物をドープすることでp型を示すが、MgをドープしてGaN系半導体を成長させるだけでは良好なp型を示すGaN系半導体は得られず、基板上にn型の半導体層とMgをドープした半導体層を積層後、例えば600°Cでアニーリングすることで、Mgが電気的に活性化し、低抵抗のp型のGaN系半導体を得ることができる。これは1つの考え方として、p型のGaN系半導体層に含まれる水素がアニーリングにより除去されることで、低抵抗化が起こるとも考えられている。このようにアニーリングにより低抵抗化する場合、低抵抗化する層は基板から最も離れた側に設けることで、水素が効率よく除去されるので、第1導電型の半導体層をn型、第2導電型の半導体層をp型とすることが最も好ましい形態といえる。

本発明は、GaN系半導体が積層された半導体発光素子について説明してきたが、上記条件を満たす半導体素子であれば、発光素子に限られるものではなく、またGaN系半導体に限られるものではない。

また本発明において、第1導電型の半導体層とは、1層以上の第1導電型の半導体を有するものであり、第2導電型の半導体層とは、1層以上の第2導電型の半導体層を有するものである。

以下、本発明の具体的な構成例について説明する。

#### [実施例1]

本実施例は、サファイア等の基板101上にn型導電性の窒化物半導体層102（n型導電型の半導体層）、活性層103、p型導電性の窒化物半導体層104（p型導電型の半導体層）が積層された構造を有する。図1（斜視図）および図2（上面から見た平面図）に示すように、この半導体素子は所定の領域でp型導電性の窒化物半導体層104、活性層103およびn型導電性の窒化物半導体層102の一部を除去して、n型導電性の窒化物半導体層102に電極を形成するための表面が露出している。

この半導体素子のp型導電性の窒化物半導体層104の表面の外形を形取るよ

うに、さらに露出された n 型導電性の窒化物半導体層 102 の表面の全面にレジストを塗布し、スパッタリングにより銀を含有する第 1 の電極 1 を全面に形成し、さらにレジストを除去することで第 1 の電極 1 を形成する。次に形成した第 1 の電極 1 の外形に沿って、第 1 の電極 1 より外側で、p 型導電性の窒化物半導体層 104 の表面の外形に沿って、p 型導電性の窒化物半導体層 104 の外形の内側に第 2 の電極が形成されるように、レジストを塗布し、銀を含まない第 2 の電極 2 を全面に形成し、さらにレジストを除去することで第 2 の電極 2 を形成する。

5 次にレジスト塗布およびスパッタリングにより、n 型導電性の窒化物半導体層 102 の露出面に W/A1/W/Pt/Au よりなる n 側電極 3 (n 導電型側の電極) を形成する。

10 この発光素子を第 1 の電極 1 と第 2 の電極 2 に正極、n 側電極 3 に負極を接続し、電圧をかけ、発光させたところ、後述の比較例 1 に示す発光素子に対して、光取り出し効率に 150% の向上が観測された。

#### [比較例 1]

15 本比較例は、サファイア基板 301 上に n 型導電性の窒化物半導体層 302 (n 型導電型の半導体層)、活性層 303、p 型導電性の窒化物半導体層 304 (p 型導電型の半導体層) が積層された構造を有する。図 12 に示すように、この半導体素子は所定の領域で p 型導電性の窒化物半導体層 304、活性層 303 および n 型導電性の窒化物半導体層 302 の一部を除去して、n 型導電性の窒化物半導体層 302 に電極を形成するための表面が露出している。

20 次にレジスト塗布およびスパッタリングにより、この窒化物半導体素子の p 型導電性の窒化物半導体層 304 の表面のほぼ全面に Ni/Au よりなる p 側電極 306 (第 2 導電型側電極) を形成し、n 型導電性の窒化物半導体層 302 の露出面に Ti/A1 よりなる n 側電極 307 (n 導電型側の電極) を形成する。

25 この発光素子を p 側電極 306 に正極、n 側電極 307 に負極を接続し、電圧をかけ、発光させた。このときの光取り出し効率を基準値 100% とする。

#### [実施例 2]

本実施例は、サファイア等の基板上 101 に n 型導電性の窒化物半導体層 102 (n 型導電型の半導体層)、活性層 103、p 型導電性の窒化物半導体層 104

4 (p型導電型の半導体層) が積層された構造を有する。図3に示すように、この半導体素子は所定の領域でp型導電性の窒化物半導体層104、活性層103およびn型導電性の窒化物半導体層104の一部を除去して、n型導電性の窒化物半導体層104に電極を形成するための表面が露出している。

5 次に第2の電極形成部以外のp型導電性の窒化物半導体層104の表面およびn型導電性の窒化物半導体層102の表面の全面にレジストを塗布し、スパッタリングにより第2の電極2を形成し、さらにレジストを除去することで第2の電極2を形成する。このとき第2の電極2はp型導電性の窒化物半導体層104の表面の外形を形取るような形状で、さらに一部で幅0.3μm、長さ0.8μm  
10 がp型導電性の窒化物半導体層の表面の内部に向かって伸びた状態で、後で形成する第1の電極との導通部2aを設ける。

次に第2の電極2より内部のp型導電性の窒化物半導体層104の表面に第1の電極1を設ける。これはまず第1の電極形成部以外のp型導電性の窒化物半導体層104の表面およびn型導電性の窒化物半導体層102の表面の全面にレジストを塗布し、スパッタリングにより銀よりなる第1の電極1を形成し、さらにレジストを除去することで第1の電極1を形成する。このとき第1の電極1は第2の電極2の導通部2a(幅0.3μm、長さ0.8μm)の先端に一部(例えば幅0.3μm、長さ0.3μm)が覆いかぶさるように形成する。  
15

次にレジスト塗布およびスパッタリングにより、n型導電性の窒化物半導体層102の露出面にW/A1/W/Pt/Auよりなるn側電極3(n導電型側の電極)を形成する。

この発光素子を第1の電極1と第2の電極2に正極、n側電極3に負極を接続し、電圧をかけ、発光させたところ、光取り出し効率は実施例1とほぼ同等であり、さらに発光ムラはほとんど観測されなかった。

### 25 [実施例3]

実施例1の発光素子において、図4に示すように、第1の電極1と第2の電極2との間に、第1の電極が一部で幅0.3μm、長さ0.8μmがp型導電性の窒化物半導体層の表面の外部に向かって伸びた状態で、第2の電極との導通部1aを設ける。このとき第1の電極1の導通部1aは先端の一部(例えば幅0.3

$\mu\text{m}$ 、長さ $0\text{. }3\mu\text{m}$ )が第2の電極2の上部に覆いかぶさるように形成する。

この発光素子を第1の電極1と第2の電極2に正極、n側電極3に負極を接続し、電圧をかけ、発光させたところ、光取り出し効率は実施例1とほぼ同等であり、さらに発光ムラはほとんど観測されなかった。

5

#### [実施例4]

10

実施例1の発光素子において、図5に示すように、発光素子の積層方向からみて、n側電極3と同じ対角線上で反対の隅部に、金からなるp側パッド電極4を形成する。このp側パッド電極4は第1の電極1と第2の電極2との一部に渡って形成される。すなわちp側パッド電極4はp型導電性を有する窒化物半導体層と、第1の電極1と第2の電極とにそれぞれ部分的に接触している。この発光素子を第1の電極1と第2の電極2に正極、n側電極3に負極を接続し、電圧をかけ、発光させたところ、光取り出し効率は実施例1より低いが比較例1よりも光取り出し効率の高い発光素子が得られた。

10

#### [実施例5]

15

15

20

実施例1の発光素子において、図6に示すように、銀を含有する第1の電極1の内部にp型導電性を有する半導体層が露出するようにエッチングして直径 $20\mu\text{m}$ の円形の開口部5を、開口部の面積が第1の電極1に対し開口率が50%となるように、複数設ける。電圧をかけ、発光させたところ、実施例1とほぼ同等の光取り出し効率を有し、かつ実施例1と比較して $V_f$ の小さい発光素子が得られた。

#### [実施例6]

25

実施例1の発光素子において、図7に示すように、銀を含有する第1の電極1の内部にp型導電性を有する半導体層が露出するようにエッチングして直径 $10\mu\text{m}$ の円形の開口部5を、開口部の面積が第1の電極に1対し開口率が50%となるように、複数設ける。電圧をかけ、発光させたところ、実施例1とほぼ同等の光取り出し効率を有し、かつ実施例5よりもさらに $V_f$ の小さい発光素子が得られた。このように、開口部5を設ける場合、開口部の面積を小さくし、その開口部5を複数設けることで、 $V_f$ が下げるという効果が観測された。

#### [実施例7]

実施例1の発光素子において、図8A～図8Bに示すように、p型導電性を有する半導体層104の上に、銀を含有する第1の電極1と、第1の電極1の外側を取り囲むように銀を含有しない第2の電極2とが形成される。第1の電極1は、SiO<sub>2</sub>やSiN等の絶縁保護膜で覆われている。

5 金からなるp側パッド電極4は、発光素子の積層方向からみて、n側電極3と同じ対角線上で反対の隅部に形成される。第1の電極1には、一辺5μm角の略四角形の開口部5がほぼ全面に渡って150個形成される。

こうして得られた発光素子は、露出する開口部5の内周長の総和Lは3000μmとなり、第1の電極1の最外周部で囲まれた露出面積Sは46000μm<sup>2</sup>であり、これらの比L/Sは0.065である。また、露出する開口部5の総面積と露出面積Sとの比である開口率は6.25%であり、V<sub>f</sub>が3.4V、発光出力が11.5mW、電流値20mAで電力変換効率が約16.9%となった。このように第1の電極1に複数の開口部5を形成することによって、発光出力が増加するようになる。

15 [実施例8]

実施例7の発光素子において、第1の電極1に一辺2.5μm角の略四角形の開口部5がほぼ全面に渡って600個形成される。

こうして得られた発光素子は、露出する開口部5の内周長の総和Lは6000μmとなり、第1の電極1の最外周部で囲まれた露出面積Sは46000μm<sup>2</sup>であり、これらの比L/Sは0.13である。また、露出する開口部5の総面積と露出面積Sとの比である開口率は6.25%であり、V<sub>f</sub>が3.4V、発光出力が12mW、電流値20mAで電力変換効率が約17.4%となった。このように第1の電極1に複数の開口部5を形成することによって、発光出力が増加するようになる。

25 [実施例9]

実施例1の発光素子において、図9A～図9Bに示すように、p型導電性を有する半導体層104の上に、銀を含有する第1の電極1と、第1の電極1の外側を取り囲むように銀を含有しない第2の電極2とが形成される。

金からなるp側パッド電極4は、発光素子の積層方向からみて、n側電極3と

同じ対角線上で反対の隅部に形成される。第1の電極1は、図9Aまたは図9Bに示すように、ストライプ状に形成される。こうしたストライプ電極構造を採用することによって、p側パッド電極4から半導体層104に供給される電流が面内に均一化され、発光効率が向上する。

5 第1の電極1のストライプ隙間は、半導体層104が露出する開口部5として形成されるため、電極エッジ長を格段に増加させることができ、その結果、光取り出し効率が向上する。このとき、半導体層104が露出した複数のストライプ隙間にに対応する開口部5の総面積S<sub>a</sub>と、導体層104が露出していない電極部分の面積S<sub>b</sub>とを合計した値をSとし、開口部5内周長の総和をLとして、 $L/S \geq 0.024 \mu m/\mu m^2$  が成立することが好ましい。

10 こうして得られた発光素子は、V<sub>f</sub>が3.5V、発光出力が10mW、電流値20mAで電力変換効率が約14.3%となった。

#### 産業上の利用の可能性

15 以上説明したように、本発明では基板上に少なくとも第1導電型の半導体層と第1導電型と異なる第2導電型からなる半導体層が順に積層されて、第1導電型の半導体層表面および第2導電型の半導体層の表面には電極が形成されてなる半導体素子において、第2導電型の半導体層の表面に、少なくとも銀を有する第1の電極と第1の電極の周囲をすべて囲むように銀を有しない第2の電極を形成する。このような構成によって、光取り出し効率がよく、短絡の起こらない信頼性20 の高い素子を得ることができる。

また、さらに第1の電極は、第1の電極の外郭より内側において、第2導電型の半導体層が露出された開口部を有することでV<sub>f</sub>が低下した素子を得ることができる。

## 請求の範囲

1. 基板上に少なくとも第1導電型の半導体層と第1導電型と異なる第2導電型からなる半導体層が順に積層されて、第2導電型の半導体層の表面には電極が形成されてなる半導体素子において、
  - 5 該第2導電型の半導体層の表面には、少なくとも銀を含有する第1の電極と、銀を含有しない第2の電極がそれぞれ形成されてなる半導体素子。
  - 10 第1の電極は、銀、銀ニッケル合金、銀パラジウム合金、銀ロジウム合金または銀白金合金からなる層を有する請求項1に記載の半導体素子。
  - 15 第2の電極は、第2導電型の半導体層の表面において、第1の電極の周囲を囲むように形成されている請求項1または2に記載の半導体素子。
  - 20 第1の電極と第2導電型の半導体層との接触部における電位障壁は、第2の電極と第2導電型の半導体層との接触部における電位障壁より小さい請求項1～3のいずれかに記載の半導体素子。
  - 25 第1の電極と第2導電型の半導体層との接触部におけるオーム性は、第2の電極と第2導電型の半導体層との接触部におけるオーム性より良好である請求項1～3のいずれかに記載の半導体素子。
  - 30 第1の電極は、ロジウム、パラジウム、ニッケルおよび白金のうち少なくとも1つを含有する請求項1～5のいずれかに記載の半導体素子。
  - 35 第2の電極は、第1の電極と同電位、または第1の電極より高い電位に設定される請求項1～6のいずれかに記載の半導体素子。
  - 40 第2の電極は、第2導電型の半導体層の表面において、第1の電極と部分的に接触している請求項7に記載の半導体素子。
  - 45 外部取り出し用のパッド電極が、第1の電極および第2の電極の両方に接觸するように形成されている請求項8に記載の半導体素子。
  - 50 10. 第2導電型の半導体層表面は、第1の電極を形成する領域と第2の電極を形成する領域との間に、電極を形成しない電極非形成領域を有する請求項1～9のいずれかに記載の半導体素子。
  - 55 11. 電極非形成領域は、第1の電極と第2の電極との最短距離が0.5 μm以上となるように設けられる請求項10に記載の半導体素子。

12. 第1の電極は、第1の電極の外郭より内側において、第2導電型の半導体層が露出した開口部を有する請求項1～11のいずれかに記載の半導体素子。

13. 半導体素子は発光素子であり、第2導電型の半導体層の表面における発光領域において、第1の電極の周縁部での発光強度が周縁部以外の発光領域よりも高い請求項1～12のいずれかに記載の半導体素子。  
5

14. 第1の電極において、第2導電型の半導体層が露出した複数の開口部の総面積S<sub>a</sub>と、第2導電型の半導体層が露出していない非開口部の面積S<sub>b</sub>とを合計した値をSとし、各開口部の内周長の総和をLとして、 $L/S \geq 0.024 \mu m/\mu m^2$  が成立する請求項12または13に記載の半導体素子。

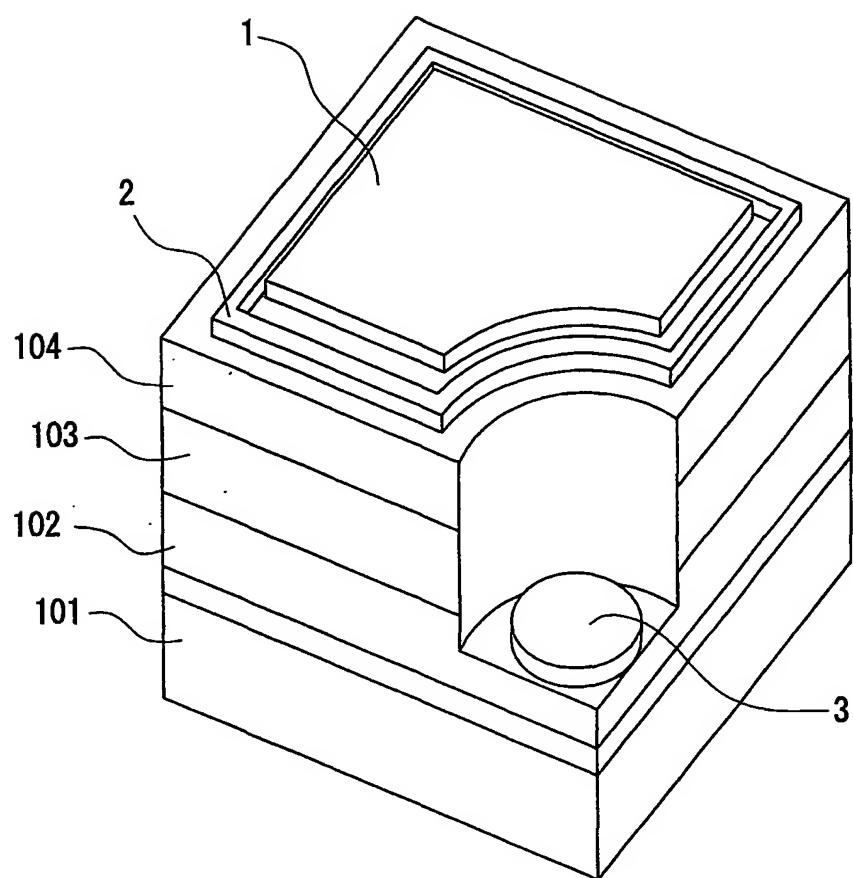
10 15. 各開口部は、略同一形状または略同一面積を有する請求項14に記載の半導体素子。

16. 半導体層は、少なくともガリウムを含む窒化物半導体で形成されている請求項1～15のいずれかに記載の半導体素子。

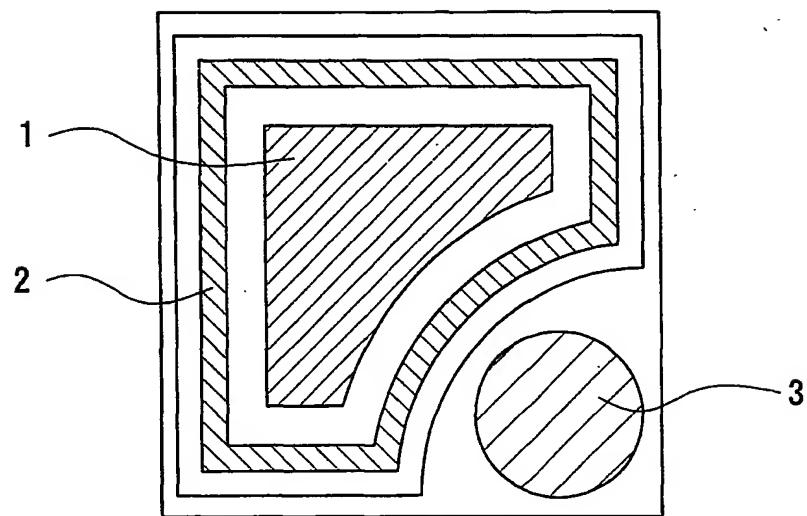
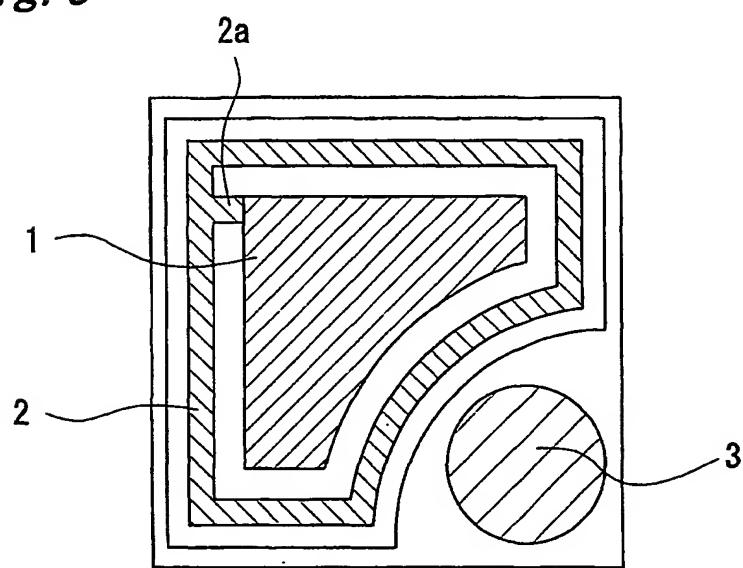
17. 第2導電型の半導体層の部分エッチングによって第1導電型の半導体層が露出しており、第1導電型の半導体層の露出した表面に第3の電極が形成されている請求項1～16のいずれかに記載の半導体素子。  
15

18. 第1導電型の半導体層はn型の半導体層であり、第2導電型の半導体層はp型の半導体層である請求項1～17のいずれかに記載の半導体素子。

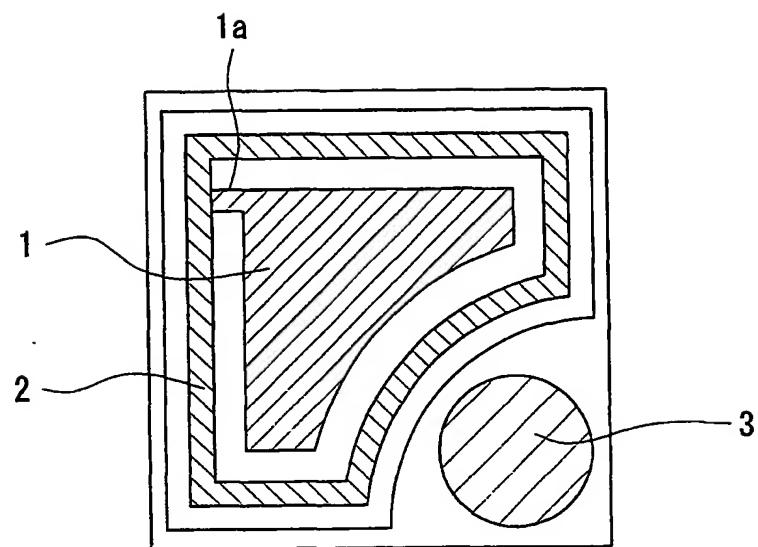
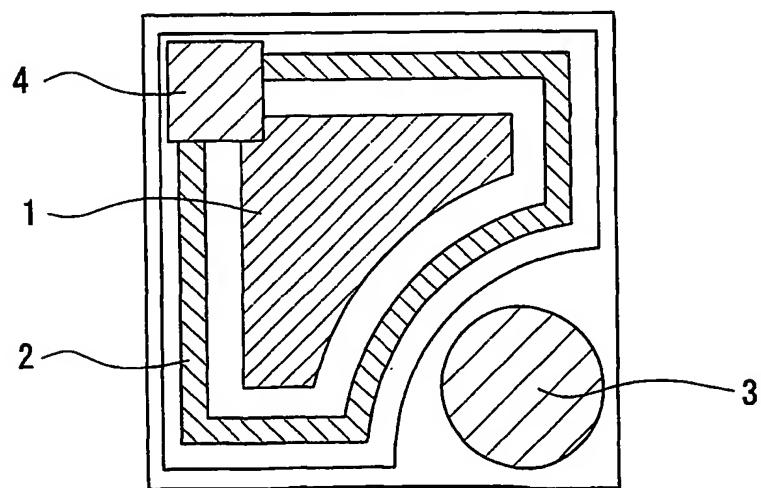
1/9

*Fig. 1*

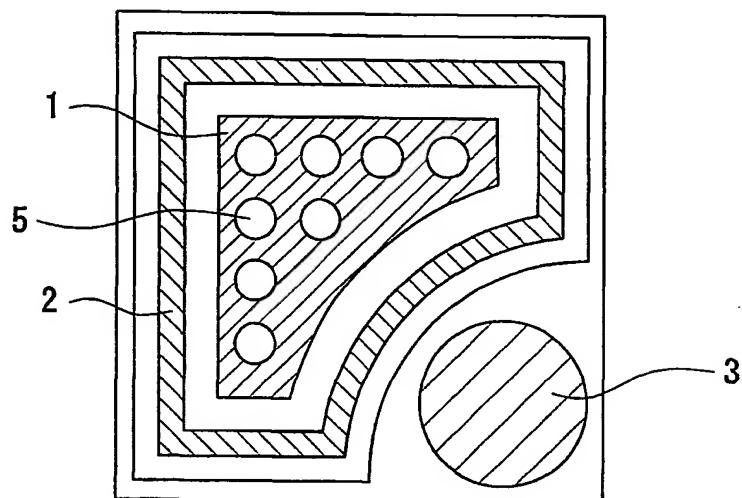
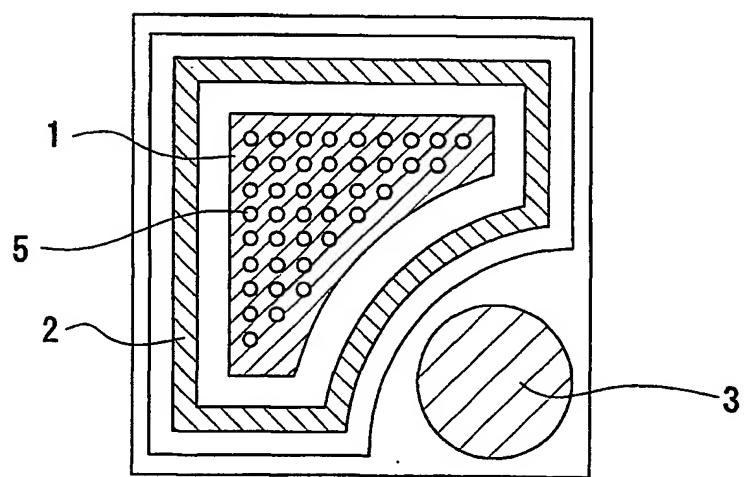
2/9

*Fig. 2**Fig. 3*

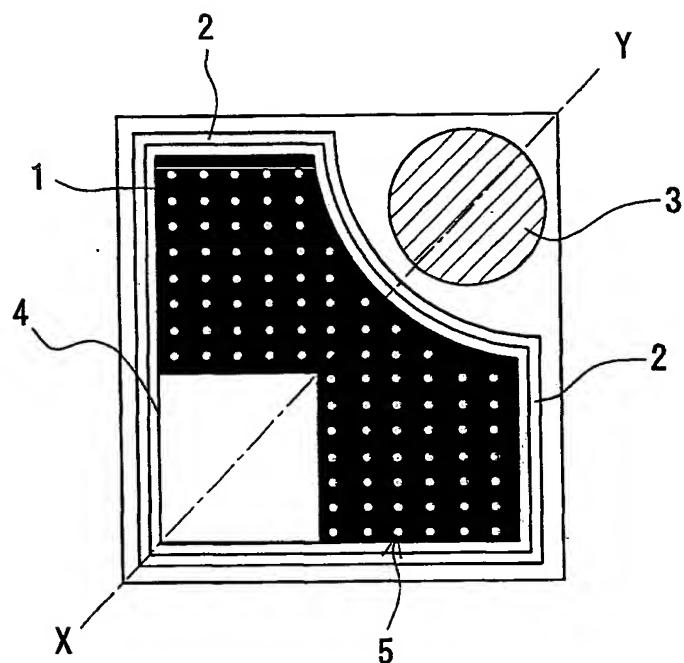
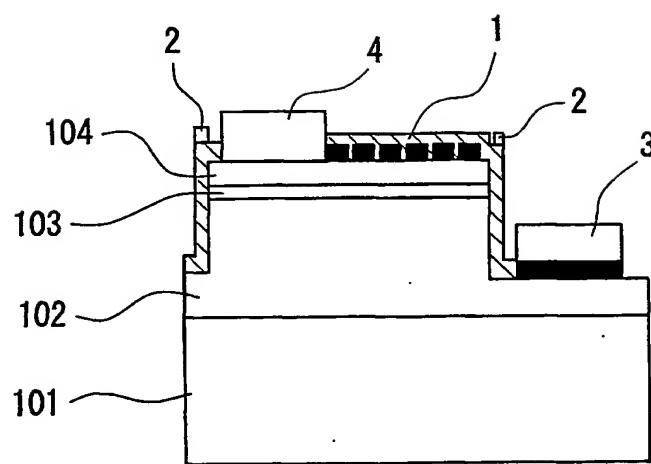
3/9

*Fig. 4**Fig. 5*

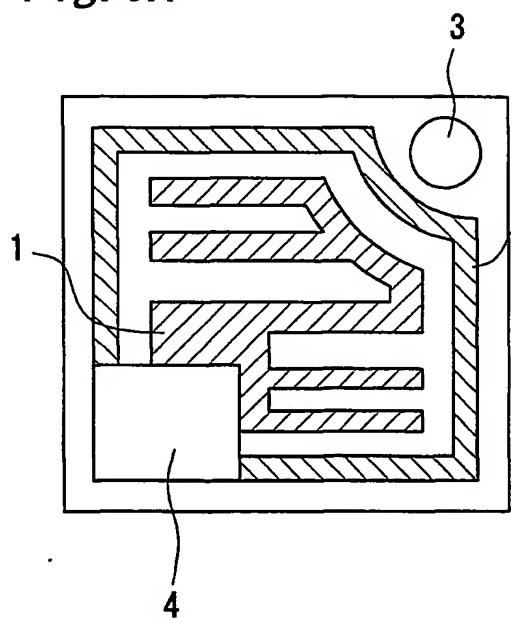
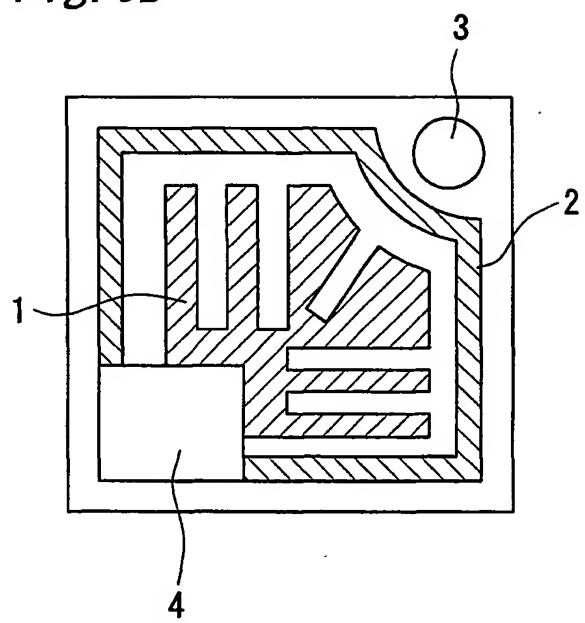
4/9

*Fig. 6**Fig. 7*

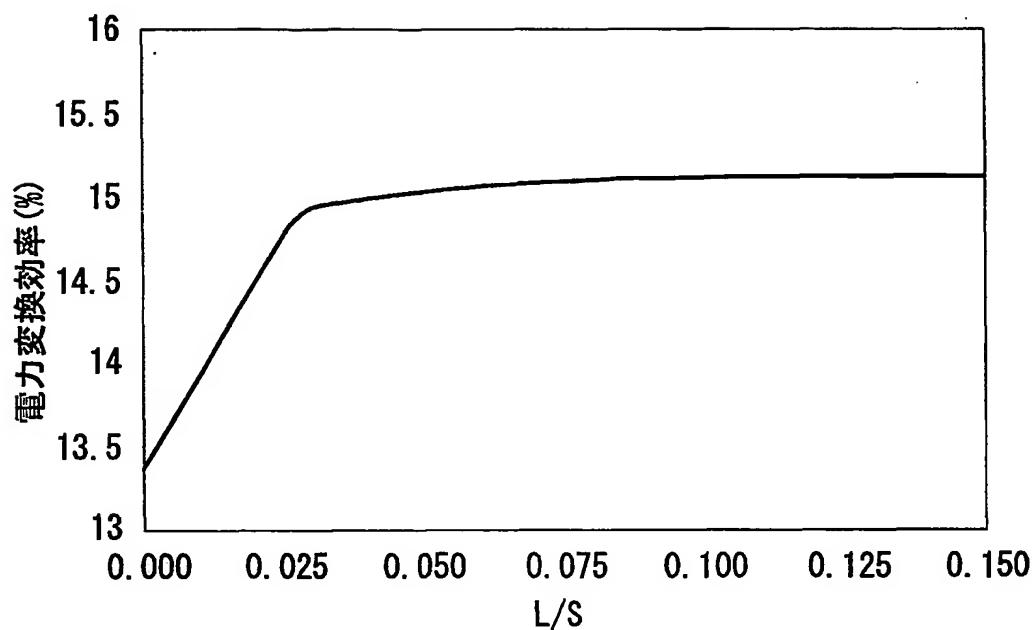
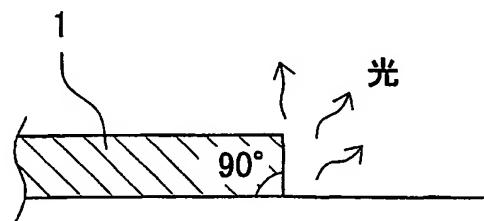
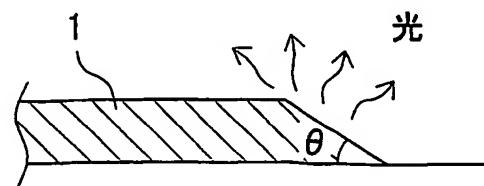
5/9

*Fig. 8A**Fig. 8B*

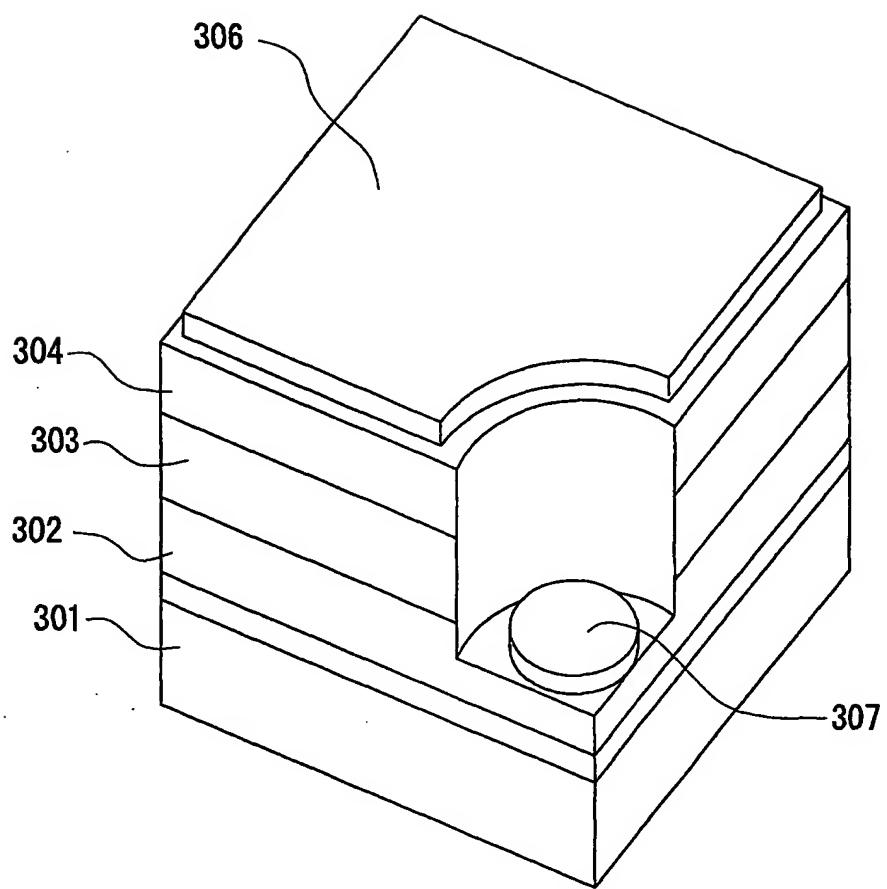
6/9

*Fig. 9A**Fig. 9B*

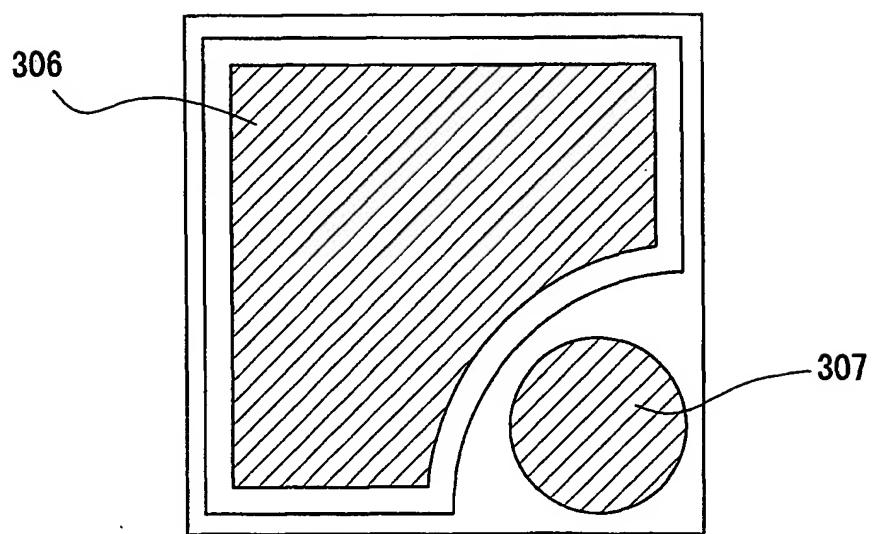
7/9

*Fig. 10**Fig. 11A**Fig. 11B*

8/9

*Fig. 12*

9/9

*Fig. 13*

## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP02/07087

A. CLASSIFICATION OF SUBJECT MATTER  
Int.Cl<sup>7</sup> H01L33/00

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)  
Int.Cl<sup>7</sup> H01L33/00Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched  
Jitsuyo Shinan Koho 1940-1996 Toroku Jitsuyo Shinan Koho 1994-2002  
Kokai Jitsuyo Shinan Koho 1971-2002 Jitsuyo Shinan Toroku Koho 1996-2002

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 11-220171 A (Toyoda Gosei Co., Ltd.), 10 August, 1999 (10.08.99), Full text; all drawings (Family: none)	1-18
A	JP 11-186599 A (Hewlett-Packard Co.), 09 July, 1999 (09.07.99), Par. Nos. [0017] to [0018] (Family: none)	1-18
A	JP 05-335622 A (Asahi Chemical Industry Co., Ltd.), 17 December, 1993 (17.12.93), Full text; all drawings (Family: none)	14-15

 Further documents are listed in the continuation of Box C. See patent family annex.

* Special categories of cited documents:	
"A"	document defining the general state of the art which is not considered to be of particular relevance
"E"	earlier document but published on or after the international filing date
"L"	document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O"	document referring to an oral disclosure, use, exhibition or other means
"P"	document published prior to the international filing date but later than the priority date claimed
"T"	later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X"	document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y"	document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&"	document member of the same patent family

Date of the actual completion of the international search 01 October, 2002 (01.10.02)	Date of mailing of the international search report 22 October, 2002 (22.10.02)
Name and mailing address of the ISA/ Japanese Patent Office	Authorized officer
Faxsimile No.	Telephone No.

## 国際調査報告

国際出願番号 PCT/JP02/07087

## A. 発明の属する分野の分類(国際特許分類(IPC))

Int. Cl' H01L 33/00

## B. 調査を行った分野

## 調査を行った最小限資料(国際特許分類(IPC))

Int. Cl' H01L 33/00

## 最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1940-1996年
日本国公開実用新案公報	1971-2002年
日本国登録実用新案公報	1994-2002年
日本国実用新案登録公報	1996-2002年

## 国際調査で使用した電子データベース(データベースの名称、調査に使用した用語)

## C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	JP 11-220171 A(豊田合成株式会社), 1999.08.10, 全文, 全図(ファミリーなし)	1-18
A	JP 11-186599 A(ヒューレット・パッカード・カンパニー), 1999.07.09, 【0017】 - 【0018】 (ファミリーなし)	1-18
A	JP 05-335622 A(旭化成工業株式会社), 1993.12.17, 全文, 全図(ファミリーなし)	14-15

 C欄の続きにも文献が列挙されている。 パテントファミリーに関する別紙を参照。

## \* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献(理由を付す)

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

## の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&amp;」同一パテントファミリー文献

## 国際調査を完了した日

01.10.02

## 国際調査報告の発送日

22.10.02

## 国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)

郵便番号 100-8915

東京都千代田区霞が関三丁目4番3号

## 特許庁審査官(権限のある職員)

吉野 三寛

2K 9010



電話番号 03-3581-1101 内線 3254

**Korea patent office (KR) Granted Patent  
Publication(B1)**

KOREAN

(51) Int.Cl. H01L 33/00

Examined Publica  
tion Date 2004-03-18

Registration No	10-0423185
Registration Date	2004-03-04
Application No	10-2003-0073247
Application Date	2003-10-21
Agent	Jin-Seok Heo
Right Holder	EPIVALLEY CO., LTD.
Examiner	Dong-Yeop Kim
Title / Subtitle	IN NITRIDE COMPOUND

Inventor Chang-Tae Kim  
Tae-Gyeong Yu

**\* Legal Status**

Legal Status	
Date of request for an examination	20031021
Notification date of refusal decision	00000000
Final disposal of an application	registration
Date of final disposal of an application	20031223
Patent registration number	1004231850000
Date of registration	20040304
Number of opposition against the grant of a patent	
Date of opposition against the grant of a patent	00000000
Number of trial against decision to refuse	
Date of requesting trial against decision to refuse	
Date of extinction of right	



### **Abstract**

The nitride semiconductor light emitting diode is characterized that the conductivity transparent oxide layer layer (28) of the formed mesh type is included on the n-type ohmic contact metal layer (16): n-type ohmic contact transparency metallic layer (25): formed on the top contact layer (24) and n-type ohmic contact transparency metallic layer (25) formed on the lower contact layer (12) which the p-type nitride semiconductor layer (29a) and n-type nitride semiconductor layer (29b) are successively laminated and is exposed by the etching of the top contact layer (24) and the top contact layer (24): active layer (13) comprised the tunnel junction while being formed on the active layer (13): active layer (13) consisting of the nitride semiconductor while being formed on the lower contact layer (12): lower contact layer (12) which is made of the n-type nitride semiconductor while being formed on the substrate (10). According to the present invention, the conventional disadvantage which the p-type nitride semiconductor is used for the top contact layer can be overcome. Moreover, it is smaller than the nitride semiconductor on the n-type ohmic contact transparency metallic layer (25). With making the current spreading facilitated by forming the material having the refraction which is greater than the protective film such as an epoxy and silicon oxide into the mesh type., the light generated in the active layer (13) of LED is effectually,effectively taken out to an outside and the external quantum efficiency is maximized.

본 발명에 따른 질화물반도체 발광소자는, 기판(10) 상에 형성되어 n형 질화물반도체로 이루어지는 하부접촉층(12); 하부접촉층(12) 상에 형성되어 질화물반도체로 이루어지는 활성층(13); 활성층(13) 상에 형성되어 p형 질화물반도체층(29a) 및 n형 질화물반도체층(29b)이 순차적으로 적층되어 터널적

합을 이루는 상부접촉층(24); 활성층(13) 및 상부접촉층(24)의 식각에 의해 노출되는 하부접촉층(12) 상에 형성되는 n형 오믹접촉금속층(16); 상부접촉층(24) 상에 형성되는 n형 오믹접촉투명금속층(25); 및 n형 오믹접촉투명금속층(25) 상에 형성되는 메쉬형의 도전성 투명산화막층(28);을 구비하는 것을 특징으로 한다. 본 발명에 의하면, p형 질화물반도체를 상부접촉층으로 사용하는 종래의 단점을 극복 할 수 있다. 또한, n형 오믹접촉투명금속층(25) 상에 질화물반도체보다는 작고, 에폭시나 산화규소와 같은 보호막보다는 큰 굴절을 갖는 물질을 메쉬형태로 형성함으로써 전류확산을 용이하게 함과 동시에 LED의 활성층(13)에서 발생된 빛을 외부로 효과적으로 끌어내어 외부 양자효율을 최대화 할 수 있게 된다.

## Description

### ◀ Brief Explanation of the Drawing(s)

Fig. 1 is a drawing illustrating the cross-sectional view: drawing: cross-sectional view: optical path drawing: drawing 5 which Fig. 4 illustrates the external quantum efficiency improvement is the example of the transparency conductivity transparent oxide layer layer (28) pattern according to the present invention Fig. 3 illustrates the nitride semiconductor light emitting diode Fig. 2 illustrates the extrication critical angle of the light for illustrating the conventional nitride semiconductor light emitting diode.

도 1은 종래의 질화물반도체 발광소자를 설명하기 위한 단면도;

도 2는 빛의 탈출 임계각을 설명하기 위한 도면;

도 3은 본 발명에 따른 질화물반도체 발광소자를 설명하기 위한 단면도;

도 4는 본 발명에 의한 외부 양자효율 개선을 설명하기 위한 광경로 도면;

도 5는 본 발명에 사용되는 투명도전성 투명산화막층(28) 패턴의 예를 설명하기 위한 도면이다.

<The description of the reference numeral about the main part of the drawing>

< 도면의 주요 부분에 대한 참조번호의 설명 >

10: substrate 11: buffer layer.

10: 기판 11: 버퍼층

12: lower contact layer 13: active layer.

12: 하부접촉층 13: 활성층

14, 24: top contact layer 15: p-type ohmic contact transparency metallic layer.

14, 24: 상부접촉층 15: p형 오믹접촉투명금속층

16: n-type ohmic contact metal layer 17, 27: bonding pad.

16: n형 오믹접촉금속층 17, 27: 본딩패드

25: n-type ohmic contact transparency metallic layer 28: conductivity transparent oxide layer layer.

25: n형 오믹접촉투명금속층 28: 도전성 투명산화막층

29a: p-type nitride semiconductor layer 29b: n-type nitride semiconductor layer.

29a: p형 질화물반도체층 29b: n형 질화물반도체층

#### ■ Details of the Invention

##### ■ Purpose of the Invention

- The Technical Field to which the Invention belongs and the Prior Art in that Field

The present invention relates to the nitride semiconductor light emitting diode (III-Nitride compound semiconductor light emitting device), particularly, to the nitride semiconductor light emitting diode which the refractive index is little than the nitride semiconductor and it makes the current spreading facilitated than the protective film such as an epoxy and silicon oxide by using the transparent conductive layer of the mesh type in which the refractive index is large and effectually, effectively takes the light generated in the active layer of LED out to an outside and increases the external quantum efficiency. The nitride semiconductor referred to the present invention refers to  $\text{Al}_x \text{Ga}_y \text{In}_{1-x-y} \text{N}$  ( $0 \leq x \leq 1$ ,  $0 \leq y \leq 1$ ,  $x + y \leq 1$ ).

본 발명은 질화물반도체 발광소자(III-Nitride compound semiconductor light emitting device)에 관한 것으로서, 특히 질화물반도체보다는 굴절률이 작고 에폭시나 산화 규소와 같은 보호막보다는 굴절률이 큰 메쉬형의 투명도전층을 이용하여 전류 확산을 용이하게 함은 물론 LED의 활성층에서 발생된 빛을 외부로 효과적으로 끌어내어 외부 양자 효율을 증가시킨 질화물반도체 발광소자에 관한 것이다. 본 발명에서 말하는 질화물반도체는  $\text{Al}_x \text{Ga}_y \text{In}_{1-x-y} \text{N}$  ( $0 \leq x \leq 1$ ,  $0 \leq y \leq 1$ ,  $x + y \leq 1$ )를 말한다.

Generally, the nitride semiconductor light emitting diode successively performs crystal growth of the top contact layer (14) consisting of active layer (13), and P-type nitride semiconductor consisting of lower contact layer (12), and nitride semiconductor consisting of as shown in Fig. 1, buffer layers (buffer layer, 11) on the substrate (10), and N-type nitride semiconductor. After it forms the p-type ohmic contact transparency metallic layer (15) comprised next, the top contact layer (14) and the ohmic contact doing the mesa etching exposing the lower contact layer (12), it produces by forming the bonding pad (17) for the electrical contact of the n-type ohmic contact metal layer (16) and outside.

일반적으로, 질화물반도체 발광소자는 도 1에 도시된 바와 같이, 기판(10) 상에 버퍼층(buffer layer, 11), n형 질화물반도체로 이루어지는 하부접촉층(12), 질화물반도체로 이루어지는 활성층(13), p형 질화물반도체로 이루어지는 상부접촉층(14)을 순차적으로 결정성장 시키고, 하부접촉층(12)을 노출시키는 메사식각을 한 다음에, 상부접촉층(14)과 오믹접촉을 이루는 p형 오믹접촉투명금속층(15)을 형성한 후에, n형 오믹접촉금속층(16) 및 외부로의 전기적 연결을 위한 본딩패드(17)를 형성함으로써 만든다.

The active layer (13) has the double-hetero consisting of InGaN \ GaN, or it has the single-

quantum well composed of GaN\InGaN\GaN, or it has the multiple quantum well composed of GaN\InGaN\GaN\.\GaN\InGaN\GaN in other words.

활성층(13)은 InGaN\GaN로 이루어진 이중접합구조를 갖거나, GaN\InGaN\GaN로 이루어진 단일양자우물구조를 갖거나, 또는 GaN\InGaN\GaN\....\GaN\InGaN\GaN로 이루어진 다중양자우물구조를 갖는다.

The photonic efficiency of the nitride semiconductor light emitting diode is divided into the internal quantum efficiency and external quantum efficiency. The internal quantum efficiency is determined according to the design or the quality of the active layer (13). And the external quantum efficiency is determined according to the extent in which the light generated in the active layer (13) comes out to the outside of the chip.

질화물반도체 발광소자의 광효율은 내부 양자 효율과 외부 양자 효율로 나누어지는데, 내부 양자 효율은 활성층(13)의 설계나 품질에 따라서 결정되며, 외부 양자 효율은 활성층(13)에서 발생된 빛이 칩(chip)의 외부로 나오는 정도에 따라서 결정된다.

In case of GaN or a sapphire, one person airborne or the refractive index of the refractive index has to exceed the critical angle so that the light come out to 1.5 persons an epoxy. Fig. 2 shows the route of the air in which the refractive index is little in GaN or the sapphire substrate than this or the critical angle when the light progresses as an epoxy and the light kept in store inside a chip. The critical angle is indicated as  $\theta_c = \sin^{-1}(n_{low}/n_{high})$  as if it shows in the drawing and when the light progresses in GaN among the upper air of a chip, in the critical angle, about 23.6 drawing is. It again returns to the inside of a chip and as indicated by the light progressing as the angle described in the above is the dotted line in Fig. 2, the light keeps in store inside a chip. That is, the light is absorbed within the epitaxial layer inside or the sapphire substrate and the external quantum efficiency drastically falls down.

GaN이나 사파이어의 경우 굴절률이 1인 공기중이나 굴절률이 1.5인 에폭시로 빛이 나오기 위해서는 임계각을 넘어야 한다. 도 2는 GaN이나 사파이어 기판에서 굴절률이 이보다 작은 공기 또는 에폭시로 빛이 진행할 때의 임계각과 칩 내부에 가두어진 빛의 경로를 보이는 것이다. 도면에서 보이듯이 임계각은  $\theta_c = \sin^{-1}(n_{low}/n_{high})$ 로 표시되고 GaN에서 칩의 상측 공기 중으로 빛이 진행할 때 임계각은 약 23.6도가 된다. 그 이상의 각도로 진행하는 빛은 도 2에서 점선으로 표시되는 바와 같이 칩의 내부로 다시 돌아가게 되어 빛이 칩 내부에 가두어 지게 된다. 즉, 빛이 에피택설층 내부 또는 사파이어 기판 내에 흡수되어 외부 양자 효율이 급격히 떨어지게 된다.

In the meantime, the nickel (Ni) or the gold (Au) is very much used as the p-type ohmic contact transparency metallic layer (15). The enough transparency has to be secured and in order to the current spreading makes be facilitated as to the nickel, about 5nm, and the gold has to be thickness of about 5nm. In this case, in 470nm optical wavelength, the light which is considerably bad as 60% – 75% and in which the optical transmittance rate frees from to the top of a chip is considerably small and the external quantum efficiency is bad. If the thickness of the nickel or the gold is reduced, the permeability is improved but the surface resistance (sheet resistance) increases and the current spreading becomes bad and the operating voltage rises. The phenomenon that locally rushes of a chip arises and a current lowers the reliability. If it is increased the thickness of the nickel or the gold, the surface resistance is decreased but the permeability becomes bad and the external quantum efficiency is degraded. Moreover, the doping concentration of the p-type nitride semiconductor comprised the top contact layer (14) cannot help being lower than about  $3 \times 10^{17} \text{ cm}^{-3}$  and a disadvantage, this soon brings about the increment of the driving voltage that the constant resistance is considerably great.

한편, p형 오믹접촉투명금속층(15)으로 니켈(Ni) 또는 금(Au)이 많이 사용되는데, 충분한 투명도를 확보하고 전류 확산이 용이하도록 하기 위해서 나켈은 약 5nm, 금은 약 5nm의 두께가 되어야 한다. 이 경우 470nm 광파장에서 광투과도가 60% - 75%로서 상당히 불량하여 칩의 상부로 빠져나오는 빛이 상당히 작아 외부 양자 효율이 나쁘다. 니켈 또는 금의 두께를 줄이면 투과도는 개선되나 면저항(sheet resistance)이 증가하여 전류 확산이 나빠져서 동작 전압이 상승하고, 전류가 칩의 국부적으로 몰리는 현상이 발생되어 신뢰성을 저하시키게 된다. 니켈 또는 금의 두께를 늘리면 면저항은 줄어들게 되나 투과도가 나빠져서 외부 양자 효율이 저하된다. 또한, 상부접촉층(14)을 이루는 p형 질화물반도체의 도핑 농도가  $3 \times 10^{17} \text{ cm}^{-3}$  정도로 낮을 수 밖에 없어서 접촉 저항이 상당히 큰 것이 단점이며, 이는 곧 구동 전압의 증가를 가져온다.

- The Technical Challenges of the Invention

It are an object of the present invention to provide the nitride semiconductor light emitting diode which does not use the p-type nitride semiconductor as the top contact layer but the n-type nitride semiconductor uses the pn tunnel junction layer which is in the upper part, and in that way it overcomes the problem when using the p-type nitride semiconductor as the top contact layer, and simultaneously, more makes the current spreading facilitated by more forming the conductivity transparent oxide layer into the mesh type on the n-type ohmic contact metal layer bordering the upper part of the pn tunnel junction layer and exists, while nots lowering the optical transmittance rate.

본 발명이 이루고자 하는 기술적 과제는, 상부접촉층으로 p형 질화물반도체를 사용하는 것이 아니라 n형 질화물반도체가 위에 있는 pn 터널접합층을 사용함으로써, p형 질화물반도체를 상부접촉층으로 사용할 때의 문제점을 극복함과 동시에, pn터널접합층의 위에 접하여 존재하는 n형 오믹접촉금속층 상에 도전성 투명산화막층을 메쉬형태로 더 형성시킴으로써 광투과도를 저하시키지 않으면서 전류확산을 더욱 용이하게 할 수 있는 질화물반도체 발광소자를 제공하는데 있다.

- Structure & Operation of the Invention

The nitride semiconductor light emitting diode for achieving the technical problem is characterized that the conductivity transparent oxide layer layer of the formed mesh type is included on the n-type ohmic contact metal layer: n-type ohmic contact transparency metallic layer: formed on the top contact layer and n-type ohmic contact transparency metallic layer formed on the lower contact layer exposed by the etching of the top contact layer and the top contact layer: active layer which is shaped the p-type nitride semiconductor layer and n-type nitride semiconductor layer are successively laminated on the active layer: active layer consisting of the nitride semiconductor while being formed on the lower contact layer: lower contact layer which is made of the n-type nitride semiconductor while being formed in the top of the substrate and is comprised the tunnel junction.

상기 기술적 과제를 달성하기 위한 본 발명에 따른 질화물반도체 발광소자는, 기판 상에 형성되며 n형 질화물반도체로 이루어지는 하부접촉층; 상기 하부접촉층 상에 형성되며 질화물반도체로 이루어지는 활성층; 상기 활성층 상에 형성되며 p형 질화물반도체층 및 n형 질화물반도체층이 순차적으로 적층되어 터널접합을 이루는 상부접촉층; 상기 활성층 및 상기 상부접촉층의 쟁각에 의해 노출되는 상기 하부접촉층 상에 형성되는 n형 오믹접촉금속층; 상기 상부접촉층 상에 형성되는 n형 오믹접촉투명금속층; 및 상기 n형 오믹접촉투명금속층 상에 형성되는 메쉬형의 도전성 투명산화막층:을 구비하는 것을 특징으로 한다.

It is preferable that a mesh is the upper end portion is pointed.

상기 메쉬는 위 끝부분이 뾰족한 것이 바람직하다.

It is preferable that the conductivity transparent oxide layer layer is smaller than the nitride semiconductor. It has the refractive index which is greater than the external environment positioned on the top of an oneself. For example, the epoxy or the silicon oxide etc. can be given of this external environment.

상기 도전성 투명산화막층은 상기 질화물반도체보다는 작고, 자신의 상부에 위치하는 외부환경보다는 큰 굴절률을 가지는 것이 바람직하다. 이러한 외부환경의 예로는 에폭시 또는 산화규소 등을 들 수 있다.

The conductivity transparent oxide layer layer is made of ITO or ATO, or the conductivity transparent oxide layer layer can be made of these combinations.

상기 도전성 투명산화막층은 ITO 또는 ATO로 이루어지거나, 이들의 조합으로 이루어질 수 있다.

The n-type ohmic contact transparent electrode layer is made of one selected from the group consisting of the ni, au, ti, cr, ir, al, pt, ru and Rh or it can be made of selected two or more combinations.

상기 n형 오믹접촉투명전극층은 Ni, Au, Ti, Cr, Ir, Al, Pt, Ru, 및 Rh 으로 이루어진 군으로부터 선택된 어느 하나로 이루어지거나 또는 선택된 두개 이상의 조합으로 이루어질 수 있다.

Hereinafter, it circumstantially illustrates with reference to drawings attaching the preferred embodiment of the present invention. As to the same reference numeral as Fig. 1, while showing the element performing the identical function, it omits the repetitive description.

이하에서, 본 발명의 바람직한 실시예를 첨부한 도면들을 참조하여 상세히 설명한다. 도 1과 동일한 참조번호는 동일 기능을 수행하는 구성요소를 나타내며 반복적인 설명은 생략한다.

It has the normal knowledge while being presented in order to understand the content of the present invention, it can do many deformation in the technical mapping of the present invention. Therefore, it does that the scope of right of the present invention is restricted to such embodiment and it should not be kindhearted with the stone measure ◎.

아래의 실시예는 본 발명의 내용을 이해하기 위해 제시된 것일 뿐이며 당 분야에서 통상의 지식을 가진 자라면 본 발명의 기술적 사상 내에서 많은 변형을 할 수 있다. 따라서, 본 발명의 권리범위가 이러한 실시예에 한정되어지는 것으로 해석되어져서는 안된다.

Fig. 3 is a drawing illustrating the nitride semiconductor light emitting diode according to a preferred embodiment of the present invention. Referring to Fig. 3, the top contact layer (24) has the p-type nitride semiconductor layer (29a) and the structure of the n-type nitride semiconductor layer (29b) being successively laminated and being comprised the tunnel junction to a convention. Therefore, the n-type ohmic contact transparency metallic layer (25) for being comprised the n-type nitride semiconductor layer (29b) and ohmic contact to a convention instead of exists in the top contact layer (24) with the p-type ohmic contact transparency metallic layer (15). The bonding pad (27) contacted ohmically for the electrical contact of an outside with this is formed on the n-type ohmic contact transparency metallic layer (25).

도 3은 본 발명의 실시예에 따른 질화물반도체 발광소자를 설명하기 위한 도면이다. 도 3을 참조하면,

종래와 달리 상부접촉층(24)은 p형 질화물반도체층(29a)과 n형 질화물반도체층(29b)이 순차적으로 적층되어 터널접합을 이루는 구조를 갖는다. 따라서, 상부접촉층(24) 상에는 종래와 달리 n형 질화물반도체층(29b)과 오믹접촉을 이루기 위한 n형 오믹접촉투명금속층(25)이 p형 오믹접촉투명금속층(15) 대신에 존재하게 된다. n형 오믹접촉투명금속층(25) 상에는 외부로의 전기적 연결을 위하여 이와 오믹접촉되는 본딩패드(27)가 형성된다.

The substrate (10) can be made of the sapphire having the transparent feature, and GaN or SiC.

기판(10)은 투명한 특징을 가지는 사파이어, GaN 또는 SiC로 이루어질 수 있다.

As shown in Fig. 1, it is necessary to have the p-type ohmic contact transparency metallic layer (15) in case of using the p-type nitride semiconductor as the top contact layer (14). As described above, the combination of Au and Ni is used as the p-type ohmic contact transparency metallic layer (15). But in this case, the permeability is low and the external quantum efficiency is low. The surface resistance is big. It has the disadvantage that the high driving voltage is required disadvantage has a great the constant resistance with the p-type nitride semiconductor

도 1에서와 같이 상부접촉층(14)으로 p형 질화물반도체를 사용할 경우에는 p형 오믹접촉투명금속층(15)이 필요한데, p형 오믹접촉투명금속층(15)으로는 상습한 바와 같이 Ni과 Au의 조합이 사용된다. 그러나 이 경우 투과도가 낮아서 외부 양자 효율이 낮고, 면저항이 크고, p형 질화물반도체와의 접촉 저항이 커서 높은 구동전압이 요구되는 단점이 있다.

But in order to overcome the disadvantage of being like that in case of the present invention, the p-type nitride semiconductor layer (29a) and the tunnel junction in which the n-type nitride semiconductor layer (29b) is successively laminated are used as the top contact layer (14). Therefore, the n-type nitride semiconductor layer (29b) is used as the top layer. And it is necessary to have the n-type ohmic contact transparency metallic layer (25) which is not p-type ohmic contact transparent electrode layer (15) of Fig. 1 as a result. The n-type ohmic contact transparency metallic layer (25) is made of one selected from the group consisting of the nickel (Ni), the gold (Au), titanium (Ti), chrome (Cr), iridium (Ir), aluminium (Al), platinum (Pt), ruthenium (Ru) and rhodium (Rh) or it can be made of selected two or more combinations. It is desirable to the n-type ohmic contact transparency metallic layer (25) heat-treat in order to obtain the good ohmic contact resistance and form. And as to the thermal anneal environment at this time, the mixed gas atmosphere of the oxygen atmosphere or the oxygen and nitrogen is good.

그러나, 본 발명의 경우 이러한 단점을 극복하기 위해서 p형 질화물반도체층(29a)과 n형 질화물반도체층(29b)이 순차적으로 적층된 터널접합을 상부접촉층(14)으로 사용한다. 따라서, 최상층으로는 n형 질화물반도체층(29b)이 사용되며, 이로인해 도 1의 p형 오믹접촉투명전극층(15)이 아닌 n형 오믹접촉투명금속층(25)이 필요하다. n형 오믹접촉투명금속층(25)은 니켈(Ni), 금(Au), 티타늄(Ti), 크롬(Cr), 이리듐(Ir), 알루미늄(Al), 백금(Pt), 루세늄(Ru) 및 로듐(Rh)으로 이루어진 군으로부터 선택된 어느 하나로 이루어지거나 또는 선택된 두개 이상의 조합으로 이루어질 수 있다. 양호한 오믹접촉저항을 얻기 위하여 n형 오믹접촉투명금속층(25)은 열처리하여 형성하는 것이 바람직하며, 이 때의 열처리 분위기는 산소 분위기 또는 산소와 질소의 혼합가스 분위기가 좋다.

In order to secure the permeability of the upper of a chip, it has to be quite tenuously formed but in this case, the surface resistance is increased up to the n-type ohmic contact transparency metallic layer (25) to about number nm and the phenomenon that the current spreading is difficult and a current partially, partly rushes arises.

칩의 상측으로의 투과도를 확보하기 위해서는 n형 오믹접촉투명금속층(25)이 수 nm 정도로 아주 얕게 형성되어야 하는데 이 경우 면저항이 증가하여 전류 확산(spreading)이 어렵고 전류가 부분적으로 몰리게 되는 현상이 발생된다.

In the present invention, the n-type ohmic contact transparency metallic layer (25) is quite tenuously formed in order to solve this. The conductivity transparent oxide layer layer (28) of the mesh form is more formed on the upper part into a method including the etching or the lift off etc. The hole pattern of the mesh when looking down from the upper part is a circular and it is a polygon. Case, it is a square is shown in Fig. 5.

본 발명에서는 이를 해결하기 위해서 n형 오믹접촉투명금속층(25)을 아주 얕게 형성하고, 그 위에 식각 또는 리프트 오프 등의 방법으로 메쉬(mesh) 형태의 도전성 투명산화막층(28)을 더 형성한다. 위에서 내려다 봤을 때의 메쉬의 구멍형태는 원형이어도 되고 다각형이어도 된다. 도 5에는 사각형인 경우가 도시되었다.

As to the reason for the conductivity transparent oxide layer layer (28) to the mesh type, it respects that the light is efficiently emitted with the simplicity of the current spreading to the upper side. If it is not done by the mesh type and it forms in the n-type ohmic contact transparency metallic layer (25) front side, the light is unable to be efficiently emitted to an outside and the external quantum efficiency is reduced due to the presence of the conductivity transparent oxide layer layer (28). It is preferable that it forms into the mesh type in order to minimize the reduction of this external quantum efficiency.

도전성 투명산화막층(28)을 메쉬형태로 하는 이유는 전류확산의 용이성과 함께 상면으로 빛이 효율적으로 방출되도록 하기 위함이다. 메쉬형태로 하지 않고 n형 오믹접촉투명금속층(25) 전면에 형성시켜 버리면 외부로 빛이 효율적으로 방출되지 못하여 도전성 투명산화막층(28)의 존재로 인하여 외부양자효율이 감소된다. 이러한 외부양자효율의 감소를 최소화하기 위해서 메쉬형으로 형성하는 것이 바람직하다.

A mesh is desirable that the upper end portion is pointed. And figure 4 is a cross-sectional view for illustrating the increment of the quantum efficiency of the case in which the upper end portion of a mesh is pointed. The light generated around the reference lower-part \*\*\*, and the active layer (13) progress as the conductivity transparent oxide layer layer (28) after the top contact layer (24) and n-type ohmic contact transparency metallic layer (25). The progresses as the bit part of a mesh light is once reflected to the incline of the transparent oxide layer layer (28) and the light which is gone to an outside like the optical path B/6. It is refracted in the incline of the transparent oxide layer layer (28) and the light is gone like the optical path C/6 to immediately, an outside. As to the optical path D/6, after being reflected to the incline of the transparent oxide layer layer (28) with 2 time, it shows the case where the pipe is gone to an outside. In this way, all lights progressed as the transparent oxide layer layer (28) free from to an outside and the external quantum efficiency becomes maximized.

상기 메쉬는 위 끝 부분이 뾰족한 것이 바람직한데, 도 4는 메쉬의 위 끝부분이 뾰족한 경우의 양자효율의 증가를 설명하기 위한 단면도이다. 도 4를 참조하면, 활성층(13)에서 발생한 빛은 상부접촉층(24) 및 n형 오믹접촉투명금속층(25)을 거쳐서 도전성 투명산화막층(28)으로 진행하게 되는데, 메쉬의 뾰족한 부분으로 진행한 빛은 광경로 B와 같이 투명산화막층(28)의 경사면에 한번 반사되어 외부로 빠져나가기도 하고, 광경로 C와 같이 투명산화막층(28)의 경사면에서 굴절되고 바로 외부로 빠져나가기도 한다. 광경로 D는 투명산화막층(28)의 경사면에 2회 반사된 후에 외부로 관이 빠져나가는 경우를 보이고 있다. 이와 같이 투명산화막층(28)으로 진행된 모든 빛은 외부로 빠져 나오게 되어 의부 양자효율이 극대화된다.

The conductivity transparent oxide layer layer (28) is evaporated to the thickness of about 1.0 nm  $\leq t \leq 10,000$  nm. And preferably 100nm ~ 1000nm is excellent.

도전성 투명산화막층(28)은 1.0 nm  $\leq t \leq 10,000$  nm 정도의 두께로 증착되며, 바람직하게는 100nm ~ 1000nm가 양호하다.

ITO or the ATO (Antimony Tin Oxide) can be used as the conductivity transparent oxide layer layer (28). In case of ITO, the refractive index is known between 1.9 – 2.1. The refractive index of the GaN layer is about 2.4 and if it passes, as to the chip surface, the refractive index contacts the package process to about 1.5 persons epoxy. And so that the light free from to an outside if the refractive index of ITO positioned at the interval is about 2.0, it becomes the quite suitable configuration. It is desirable to the conductivity transparent oxide layer layer (28) heat-treat in order to obtain the good permeability and form. And as to the thermal anneal environment at this time, the mixed gas atmosphere of the oxygen atmosphere or the oxygen and nitrogen is good.

도전성 투명산화막층(28)으로는 ITO 또는 ATO(Antimony Tin Oxide)가 사용될 수 있다. ITO의 경우 굴절률이 1.9 – 2.1 사이로 알려져 있다. GaN 층의 굴절률이 2.4 정도이고 패키지 과정을 거치면 칩 표면은 굴절률이 약 1.5인 에폭시에 접하게 되는 바, 그 사이에 위치하는 ITO의 굴절률이 약 2.0이면 빛이 외부로 빠져 나오기 위해서 아주 적합한 구성이 된다. 양호한 투과도를 얻기 위해서 도전성 투명산화막층(28)은 열처리하여 형성하는 것이 바람직하며, 이 때의 열처리 분위기는 산소 분위기 또는 산소와 질소의 혼합가스 분위기가 좋다.

#### ■ Effects of the Invention

According to the present invention, it is all smaller than the nitride semiconductor on moreover, the n-type ohmic contact transparency metallic layer (25) with a number. Overcomes the conventional disadvantage of using the p-type nitride semiconductor as the top contact layer since a n-type uses the pn tunnel junction which is in the upper part the top contact layer (24) with making the current spreading facilitated by forming the material having the refraction which is greater than the protective film such as an epoxy and silicon oxide into the mesh type., the light generated in the active layer (13) of LED is effectually,effectively taken out to an outside and the external quantum efficiency is maximized.

본 발명에 의하면, 상부접촉층(24)을 n형이 위에 있는 pn 터널접합을 사용함으로써 p형 질화물반도체를 상부접촉층으로 사용하는 종래의 단점을 극복 할 수 있다. 또한, n형 오믹접촉투명금속층(25) 상에 질화물반도체보다는 작고, 에폭시나 산화규소와 같은 보호막보다는 큰 굴절률 갖는 물질을 메쉬형태로 형성함으로써 전류확산을 용이하게 함과 동시에 LED의 활성층(13)에서 발생된 빛을 외부로 효과적으로 끌어내어 외부 양자효율을 최대화 할 수 있게 된다.



#### Scope of Claims

##### Claim[1] :

The nitride semiconductor light emitting diode comprising: the conductivity transparent oxide layer layer of the mesh type formed on the n-type ohmic contact transparency metallic layer and the n-type ohmic contact metal layer: n-type ohmic contact transparency metallic layer: formed on the top contact layer formed on the lower contact layer which is exposed with the etching of the top contact layer and the top contact layer: active layer comprised the tunnel junction the p-type nitride semiconductor layer and n-type nitride semiconductor layer are successively laminated it is formed on the active layer: active layer consisting of the nitride semiconductor it is formed on the lower contact layer: lower contact layer which is made of the n-type nitride semiconductor it is formed in the top of the substrate.

기판 상에 형성되며 n형 질화물반도체로 이루어지는 하부접촉층;

상기 하부접촉층 상에 형성되며 질화물반도체로 이루어지는 활성층;

상기 활성층 상에 형성되며 p형 질화물반도체층 및 n형 질화물반도체층이 순차적으로 적층되어 터널 접합을 이루는 상부접촉층;

상기 활성층 및 상기 상부접촉층의 식각에 의해 노출되는 상기 하부접촉층 상에 형성되는 n형 오믹접촉금속층;

상기 상부접촉층 상에 형성되는 n형 오믹접촉투명금속층; 및

상기 n형 오믹접촉투명금속층 상에 형성되는 메쉬형의 도전성 투명산화막층;을 구비하는 것을 특징으로 하는 질화물반도체 발광소자.

**Claim[2] :**

The nitride semiconductor light emitting diode of claim 1, wherein in a mesh, the upper end portion is pointed.

제1항에 있어서, 상기 메쉬는 위 끝부분이 뾰족한 것을 특징으로 하는 질화물반도체 발광소자.

**Claim[3] :**

The nitride semiconductor light emitting diode of claim 1, wherein the conductivity transparent oxide layer layer is smaller than the nitride semiconductor; and it has the refractive index which is greater than the external environment positioned on the top of an oneself.

제1항에 있어서, 상기 도전성 투명산화막층은 상기 질화물반도체보다는 작고, 자신의 상부에 위치하는 외부환경보다는 큰 굴절률을 가지는 것을 특징으로 하는 질화물반도체 발광소자.

**Claim[4] :**

With a feature is the nitride semiconductor light emitting diode a thing of claim 3, wherein the external environment is the epoxy or the silicon oxide.

제3항에 있어서, 상기 외부환경이 에폭시 또는 산화규소인 것을 특징으로 하는 질화물반도체 발광소자.

**Claim[5] :**

The nitride semiconductor light emitting diode of claim 1, wherein the conductivity transparent oxide layer layer is made of ITO or ATO; and it is made of these combinations.

제1항에 있어서, 상기 도전성 투명산화막층이 ITO 또는 ATO로 이루어지거나, 이들의 조합으로 이루어지는 것을 특징으로 하는 질화물반도체 발광소자.

**Claim[6] :**

The nitride semiconductor light emitting diode of claim 1, wherein the n-type ohmic contact transparent electrode layer is made of one selected from the group consisting of the ni, au, ti, cr, ir, al, pt, ru and Rh or it is made of selected two or more combinations.

제1항에 있어서, 상기 n형 오믹접촉투명전극층은 Ni, Au, Ti, Cr, Ir, Al, Pt, Ru, 및 Rh으로 이루어진 군으로부터 선택된 어느 하나로 이루어지거나 또는 선택된 두개 이상의 조합으로 이루어지는 것을 특징으로 하는 질화물반도체 발광소자.

**Claim[7] :**

The nitride semiconductor light emitting diode of claim 1, wherein it is made of a substrate is a sapphire, and GaN or SiC.

제1항에 있어서, 상기 기판이 사파이어, GaN, 또는 SiC로 이루어지는 것을 특징으로 하는 질화물반도체 발광소자.

**Claim[8] :**

The nitride semiconductor light emitting diode of claim 1, wherein the n-type ohmic contact transparency metallic layer is made of the iridium; and the conductivity transparent oxide layer layer is made of ITO.

제1항에 있어서, n형 오믹접촉투명금속층이 이리듐으로 이루어지고, 상기 도전성 투명산화막층이 ITO로 이루어지는 것을 특징으로 하는 질화물반도체 발광소자.

**Claim[9] :**

The nitride semiconductor light emitting diode of claim 8, wherein the thermal budget is passed through and the n-type ohmic contact transparency metallic layer and conductivity transparent oxide layer layer are formed.

제8항에 있어서, 상기 n형 오믹접촉투명금속층 및 상기 도전성 투명산화막층이 열처리 과정을 각각 거쳐서 형성되는 것을 특징으로 하는 질화물반도체 발광소자.

**Representative Drawing(s)**Fig. 3**Keyword(s)**

The quantum efficiency, mesh, critical angle, constant resistance, ITO, ATO.